04014 - II°Edizione

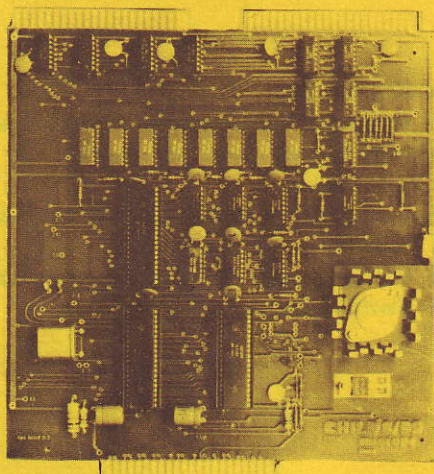
Il manuale del

KIT 8

Il presente manuale e' dedicato a tutti gli utenti del sistema CHILD 8/BS^{c} della General Processor. In esso si possono trovare tutte le informazioni necessarie per un corretto uso delle varie schede ed accessori. Si compone delle seguenti parti

1) Introduzione
2) Caratteristiche
3) Installazione ed uso
4) Modifiche alla scheda CPU
5) La scheda PROMB
6) La scheda SMB
7) Ristampa degli articoli sul CHILD 8/BS^{c} dalla rivista CQ ELETTRONICA (Per gentile concessione delle Edizioni CD di Bologna)

SISTEMI DI ELABORAZIONE - MICROPROCESSORI
VIA MONTEBELLO, 3 - 3a rosso
TEL. 055 / 219.143 — 50123 FIRENZE

★ *Completo microcomputer su una singola scheda*
★ *Basso costo*
★ *1K x 8 RAM*
★ *1 K x 8 ROM con monitor residente*
★ *32 bit bidirezionali I/O*
★ *Interfaccia TTY 20mA/RS232 C*
★ *2 livelli di interrupt*
★ *Possibilità di espansione*
★ *Clock a cristallo*
★ *Stabilizzazione delle tensioni on-board*

La scheda CPU (Central Processing Unit) è un completo microcomputer su una sola scheda completo di una vasta memoria RAM, di linee di ingresso-uscita e di programmi di gestione su ROM per eseguire tutte le funzioni di caricamento e di debug tramite un qualunque terminale ASR33 compatibile.

In unione agli altri elementi del sistema Child la scheda CPU consente vaste possibilità di espansione fino a complessivi 64K di memoria e 256 porte di 8 bit di I/O.

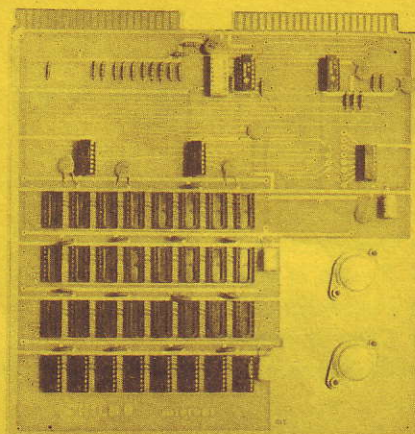
Il basso costo rende la scheda CPU indicata per moltissime applicazioni.

Caratteristiche
- Microprocessore impiegato: F8 Fairchild/Mostek/SGS
- Oltre 70 istruzioni
- 64 registri + accumulatori
- Posti scheda occupati: 1

Dimensioni: cm. 22,6x24,9
Alimentazione: + 16 Vcc non regolati

SISTEMI DI ELABORAZIONE - MICROPROCESSORI
VIA MONTEBELLO, 3 - 3a rosso
TEL. 055 / 219.143 — 50123 FIRENZE

4K Static Memory Board

- *Basso costo*
- *Aggiunge 4K di memoria RAM ai sistemi CHILD*
- *Impiego di memorie veloci per la massima affidabilità*
- *Switches per la selezione dell'indirizzo base della scheda*
- *Stabilizzazione delle tensioni on-board*
- *Switch «Memory Protect»*

La scheda SMB provvede 4K di memoria RAM in lettura scrittura per i microcalcolatori della serie CHILD. Risulta particolarmente utile per l'espansione della memoria in sistemi di medie proporzioni. Può essere allocata in qualunque parte della memoria agendo su appositi switch e su quattro jumpers. La SMB usa memorie tipo 2102-1 da 450 ns di tempo di accesso, assicurando in ogni caso un ottimo funzionamento. Un apposito switch permette di interrompere la linea di scrittura, proteggendo così la memoria. Due integrati stabilizzatori protetti in corrente ed in temperatura provvedono l'alimentazione alla scheda per una ottima immunità ai rumori.

Caratteristiche:
- Capacità di memoria: 4096 locazioni
- Tipo di memorie utilizzate: 2102-1 (1024 x1 bit)
- Tempo di accesso: 500 ns
- Posti scheda occupati: 1
- Dimensioni: 22,6x24,9
- Alimentazione: + $16V_{CC}$ non regolati

SISTEMI DI ELABORAZIONE - MICROPROCESSORI
VIA MONTEBELLO, 3 - 3a rosso
TEL. 055 / 219.143 — 50123 FIRENZE

04014 - II°Edizione

Il manuale del

KIT 8

Il presente manuale e' dedicato a tutti gli utenti del sistema CHILD 8/BS^{c} della General Processor. In esso si possono trovare tutte le informazioni necessarie per un corretto uso delle varie schede ed accessori. Si compone delle seguenti parti

1) Introduzione
2) Caratteristiche
3) Installazione ed uso
4) Modifiche alla scheda CPU
5) La scheda PROML
6) La scheda SMB
7) Ristampa degli articoli sul CHILD 8/BS^{c} dalla rivista CQ ELETTRONICA (Per gentile concessione delle Edizioni CD di Bologna)

SISTEMI DI ELABORAZIONE - MICROPROCESSORI
VIA MONTEBELLO, 3 - 3a rosso
TEL. 055 / 219.143 — 50123 FIRENZE

Sistema C H I L D 8 / B S

I L K I T 8

Il Kit 8 e' un sistema completamente autosufficente destinato a tutti coloro che desiderano iniziare a conoscere i microprocessori, a sviluppare sistemi propri, a realizzare un piccolo sistema per l'elaborazione dati.

Cio' che distingue essenzailmente il Kit 8 da altri sistemi similari e' il fatto di essere composto dagli stessi elementi impiegati anche per sistemi di maggiori dimensioni: la scheda CPU impiegata nel Kit 8 ad esempio, e' la stessa di quella usata nei sistemi piu' grandi con floppy disk, terminali video, stampanti ecc. Ecco pertanto che ogni futura espansione del sistema viene resa estremamente semplice ed economica, essendo possibile il riutilizzo integrale di tutte le parti a disposizione.

Il kit 8 e' composto da tre schede di circuito stampato: la CPU, che comprende 1K di RAM ed 1K di ROM oltre a 32 bit di I/O, utilizzante il microprocessore F8 della Fairchild/Mostek, gia' ampiamente collaudata in numerosi impianti; la PROMB, capace di ospiatare fino 4K PROM in incrementi di 512 bytes, in cui possono essere inseriti i chip gia' programmati della General Processor e dalla scheda 5BS che permette di realizzare un bus a 5 posti previsto anche per applicazioni piuttosto estese.

Il problema dell'ingresso/ uscita dei dati viene risolto tramite un terminale di ridotte dimensioni in grado di operare secondo il codice esdecimale: il miniterminale 7SPC. Programmando in linguaggio macchina il 7SPC risulta assai piu' comodo della classica telescrivente meccanica, in quanto molto piu' veloce e totalmente silenzioso. L'utente puo' impiegare inoltre una stampante di qualsiasi tipo realizzando personalmente i programmi di gestione.

Una esauriente documentazione completa il kit 8, permettendo all'utente di acquisire una rapida conoscenza dei sistemi a microprocessore.

La General Processor e' a disposizione dei clienti per tutta la assistenza necessaria in tutte le fasi dello sviluppo e del funzionamento dei suoi sistemi con un servizio tecnico altamente specializzato e fra i migliori nel suo genere.

Principali caratteristiche del sistema Kit 8

Dimensioni delle schede: (mm) 226x249

Bus: 44 poli in due connettori a faccia singola passo 3.96

Alimentazione: $16V_{cc}$ filtrati ma non regolati

Scheda CPU

-Oltre 70 istruzioni

-32 bit bidirezionali di I/O

-Monitor sulla scheda (Fair-Bug Fairchild) su 1KROM

-Interfaccia 20mA o RS 232-C per telescriventi o term. video

-1 K RAM

-2 livelli di interrupt

-Stabilizzazione delle tensioni on-board

-Possibilita' di espansione della memoria fino a 64 K totali

-Possibilita' di espansione dell'I/O fino a 256 port di I e 256 port di O

-Possibilita' di collegamento diretto a lettore ottico di banda perforata

-Drivers per l'espansione del sistema

Scheda PROMB

-Capacita' 4K PROMB

-Indirizzo facilmente modificabile tramite switch (nessun ponte) (vedi descrizione allegata)

Terminale 7SPC

- 8 display esadecimali
- 19 tasti
- Connessione con il CHILD tramite un unico cavo di alim. e dati.

Bus 5SB

- Possibilita' di inserire fino a 5 schede del sistema CHILD
- Terminazioni per gli switch RESET e DEBUG
- Si adatta al contenitore General Processor 03005
- Realizzazione su doppia faccia a lati uguali e fori metallizzati per la massima resistenza alle sollecitazioni di inserzione e disinserzione

Accessori consigliati per il kit 8

- Contenitore 03005 con pannello anodizzato e forato 03013
- Ventilatore 03006
- Trasformatore 03007, previsto anche per eventuali tensioni negative (future schede ePROM)
- Video converter General Processor TVB 33

- Tastiera Microswitch
- Floppy Disk General Processor "FLOD"

- Filtro antidisturbi S003

- Scheda SMB 4K ram
- Scheda IOB per l'espansione dell'ingresso/uscita

Il miniterminale

7 S P C

Il miniterminale 7SPC e' un dispositivo attraverso il quale si possono eseguire tutte quelle operazioni utili per creare, modificare, eseguire un programma.

Il 7SPC consente un lavoro spedito e molto meno affaticante nei confronti di una normale telescrivente, anche per la velocita' di operazione assai piu' elevata.

La connessione tra il miniterminale ed il CHILD 8 avviene tramite un connettore a 22+22 poli fornito in dotazione. Per il funzionamento vengono occupati due port di I/O.

Preparazione del CHILD

Il sistema CHILD destinato ad operare insieme al 7SPC deve essere dotato di una scheda PROMB, con indirizzo prefissato alla locazione H'ØØØØ'; nello zoccolo corrispondnte alla PROM di indirizzo piu' basso (H'Ø') deve essere innestata la PROM con il programma di gestione del miniterminale. La scheda CPU deve essere modificata per fare si' che non avvengano conflitti di competenza tra la Ram sulla CPU stessa e la PROMB. Si eseguano pertanto le operazioni indicate nella apposita sezione per spostare tale pagina di memoria RAM all'indirizzo H'1ØØØ' (D'4096').

Operazioni preliminari

Per predisporre l'operazione del CHILD si esegua-no i seguenti passi:

1) Collegare l'alimentazione (+16V_{cc} non regolati)al bus (pin 1 - massa; pin 2 - +16)
2) Collegare il deviatore DEBUG tra i pin 6 e 7 del bus
3) Collegare il pulsante RESET tra i pin 43 e 44 del bus
4) Inserire la scheda CPU nello slot in alto del bus (l'alto e' indicato dalla freccia "hi")
5) Inserire la scheda prom (PROMB) in uno qualunque degli altri slot
6) Collegare il 7SPC al connettore di I/O della CPU. La scritta "alto" sul cavo deve ovviamente risulta-re rivolta dalla stessa parte indicata dalla freccia.
7) Dare l'alimentazione; sul display compare la lettera "P".
8) Premere RESET con lo switch DEBUG aperto
9) Il display si spegne indicando che il lavoro puo' i-niziare.

Il concetto di pointer

Per rendere piu' semplice l'operazione della programmazione e' opportuno servirsi di un sistema che semplifichi l'introduzione dei dati nella memoria del microcomputer. Il pointer (puntatore) non e' altro che un registro che contiene l'indirizzo di una certa loca-zione di memoria, ossia che"punta" come un indice ad una certa cella. La figura 1 mostra schematizzato

questo principio.

Nel 7SPC , quando si vuole esaminare o modificare il contenuto di una certa posizione di memoria, prima si dispone il pointer su quella locazione e successivamente si esegue l'operazione stessa, come spiegato anche negli esempi.

Comandi eseguibili

Per eseguire le funzioni sottolineate si preme prima il tasto "f" (funzione).

FIX - Serve per fissare la posizione del pointer. Si batte l'indirizzo in esadecimale e quindi "f" "FIX".
Esempio: Si voglia fissare il pointer alla locazione H'A1Ø'
Si preme:
A 1 Ø f FIX

INC - Serve per incrementare il pointer. I 4 caratteri a sinistra indicano la locazione di memoria, quelli a destra il contenuto della locazione stessa.
Esempio: Il pointer contenga H'A1Ø'. Nella H'A11' ci sia H'3B'. Si preme INC e sul display compare ØA11 3B.
Il comando INC puo' essere usato iterativamente per controllare interi blocchi di memoria.

DEC - Del tutto identico al precedente ma con la differenza che decrementa il pointer anziche' incrementarlo.

CHG - Serve per modificare una cella di memoria, per es. per introdurre un programma. Dopo la pressione del CHG

il pointer risulta incrementato di una unita'. Se vogliamo inserire H'3B' H'4E' rispettivamente nelle locazioni H'1001', H'1002' si opera cosi':

1 Ø Ø 1 f FIX posizionamento del pointer
3 B CHG primo dato
4 E CHG secondo dato

<u>GO</u> - Per eseguire un programma basta fissare il pointer sulla locazione di inizio del programma stesso e quindi premere f GO.

<u>MOVE</u> - Questa funzione e' particolarmente utile per eseguire modifiche alla allocazione della memoria. Capita talora di dover inserire una istruzione in un programma gia' esistente; con i metodi tradizionali, ad esempio il Fair-Bug (Trademark of Fairchild Co.), sarebbe necessario ribattere tutto da capo. Con la funzione <u>MOVE</u> si possono invece traslare interi blocchi di memoria con la massima facilita'. Si faccia riferimento alla figura 2. Per eseguire uno spostamento di un certo blocco tra una certa posizione ed un altra che NON comprenda tra i suoi indirizzi nessuno di quelli della posizione precedente (a), non esistono problemi particolari e si puo' procedere in una qualunque delle seguenti maniere:

I° CASO - ricoprimento di tipo (b) - Esempio: si vuole spostare il blocco compreso tra le locazioni H'1ØØØ'- H'1Ø1Ø' nelle locazioni H'1ØØ5'-H'1Ø15'. Si batte:

1 Ø 1 Ø f MOVE (estremo "B")
1 Ø Ø Ø f MOVE (estremo "A")

1 Ø 1 5 f MOVE (estremo "D")

A questo punto avviene la traslazione

II° CASO - ricoprimento di tipo (c) - Si voglia effettuare lo spostamento inverso al precedente:

1 Ø Ø 5 f MOVE (estremo "A")

1 Ø 1 5 f MOVE (estremo "B")

1 Ø Ø Ø f MOVE (estremo "C")

A questo punto avviehe la traslazione

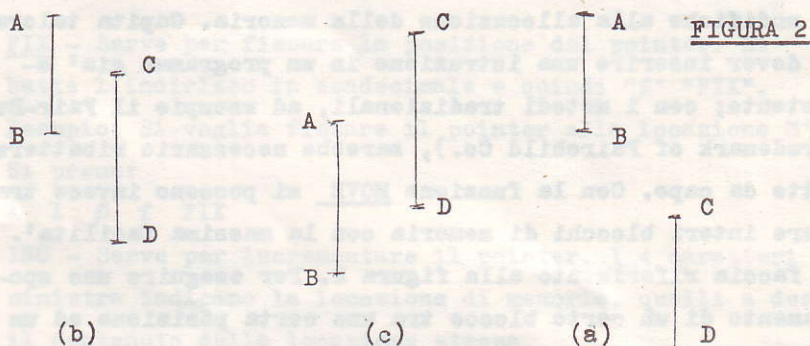
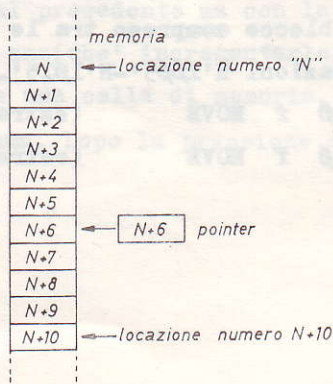



FIGURA 2

(b)	(c)	(a)
1 - B	1 - A	come in (b) o
2 - A	2 - B	come in (c)
3 - D	3 - C	

FIGURA 1

Modifiche alla scheda

C P U

Per utilizzare la scheda CPU nel sistema Kit 8 e' necessario operare alcune semplici modifiche per spostare l'indirizzo di partenza della pagina di RAM presente sulla scheda stessa. In condizioni originali la RAM si trova tra le locazioni H'ØØØØ'-H'Ø3FF'. Dopo la modifica viene a trovarsi tra la H'1ØØØ'-H'13FF', consentendo cosi' l'inserimento dalla locazione H'ØØØØ' della scheda PROMB. Questo e' necessario perche' e' cosi' possibile passare sotto il controllo del programma di gestione del miniterminale 7SPC con la sola pressione del tasto RESET con lo switch DEBUG in posizione "aperto".

Utensili necessari per la modifica

Per la modifica sono necessari soltanto:

1) Una lama affilata
2) Un saldatore con stagno
3) Una pinzetta
4) Un paio di forbicine

NOTA: leggere attentamente tutto questo paragrafo prima di iniziare le operazioni di modifica

Modifiche

Lo scopo della modifica e' quello di invertire il segnale che va dal pin 29 della SMI (A12) all'ingresso del decodificatore della memoria interna. A tale scopo si usa l'inverter rimasto libero nell'integrato X7 (7406), munendone pero' l'uscita di un resistore, essendo l'integrato di tipo "open collector".

Procedura "passo-passo"

1) Tagliare con la lama la pista che va in faccia superiore dal pin 29 della SMI al pin 13 di X6
2) Tagliare la pista che va dal pin 13 di X6 alle memorie ed ai bus. Il tagio deve essere fatto in prossimita' dell'integrato stesso. A questo punto il pin 13 deve risultare del tutto isolato.
3) Mettere un ponticello di filo della lunghezza di 50 mm dal pin 29 della SMI al primo foro metallizzato cui era collegata prima del taglio la pista connessa col pin 13 di X6.

Abbiamo cosi' isolato il pin 13 ed abbiamo ripristinato il collegamento tra la SMI e la memoria ed i bus.

4) Mettere un ponte di circa 10 cm tra il pin 13 di X6 ed il 4 di X7 (uscita della porta NOT).
5) Installare un resistore da 3.3K ohm 1/4 W tra il pin 4 di X7 ed il +5V. Si puo' usare come +5 la pista cui sono

collegate le 6 resistenze prossime a X7.

6) Collegare un ponte di circa 85 mm tra il pin ~~4~~ 3 di X7 ed il foro metallizzato che sta subito sopra al contatto N°22 del bus.

<u>Considerrzioni pratiche</u>.

Tutti i collegamenti si fanno in faccia inferiore e cosi' pure il montaggio del resistore; chi desiderasse un montaggio piu' preciso potra' effettuare dei fori da 1 mm in prossimita' delle saldature interessate attraverso i quali far passare i fili ed i reofori del resistore, in modo da tenere gli stessi in lato componenti.

Una volta modificata, la scheda puo' essere riportata facilmente in condizioni originali, eseguendo la procedura in senso inverso ed eliminando le interruzioni delle piste con opportuni ponticelli. Nella confezione del Kit 8 e' compresa la 'ornitura dell'apposito filo per eseguire i ponticelli.

NOTA COMPLEMENTARE PER IL CHILD 8/BS vers. 0.2 (scheda CPU)

Sono state aggiunte alcune piste ed alcune piazzole per consentire due modi di funzionamento del clock: a cristallo oppure ad RC. Per scegliere una delle due opzioni e' sufficiente eseguire le seguenti operazioni.

FUNZIONAMENTO RC - Eseguire il cablaggio come indicato su CQ ELETTRONICA NN. 6/7/8/12-76. Tagliare il breve tratto di pista che unisce, in lato saldatura il piedino 40 della CPU 3850-1 (RC) con la pista di massa che corre parallelamente alla fila dei piedini.

FUNZIONAMENTO A QUARZO - NON montare R1, R2, R3, R4 (trimmer), TR 1 (2N3904), C2 (10-18 pf). Tagliare la breve pista che unisce il piedino 38 della CPU 3850 -1 (XTLY) con la piu' grossa pista di massa che corre parallelamente alla fila dei piedini (sempre in lato saldatura). Montare quindi il quarzo sulle apposite piazzole gia' previste (tra le scritte "j3" e "V12") collegate ai piedini 38 e 39 della CPU (3850-1 o -3). Poco sotto la scritta "tpl" montare due condensatori da 15 pf (che risultano collegati tra XTLX-massa e XTLY-massa).

Caratteristiche del quarzo da usare:

f_o = 1÷2 MHz ± 1000 ppm a C_L = 20 pf
Potenza di pilotaggio = 10 mW
Intervallo operativo di temperatura: 0-70°C
Modo di oscillazione: fondamentale
Taglio: AT
Attacchi: a saldare

Servizio

Programmazione

P R O M

=========

La General Processor e' a disposizione di tutti coloro che desiderano effettuare la programmazione delle memorie PROM. I tipi correnti sono le PROM fusibile 512x8, 512x4, 256x4. In particolare l'utente del kit 8 e' naturalmente interessato alle prime (512x8: 93448PC), in vista della possibilita' di inserirle nella scheda PROMB gia' in suo possesso. Si riportano nel seguito le istruzioni per preparare la lista della programmazione.

I°) CASO - L'utente NON fornisce il nastro maschera. Dovra' essere fornito un list del seguente tipo:

0000 XX

....

....

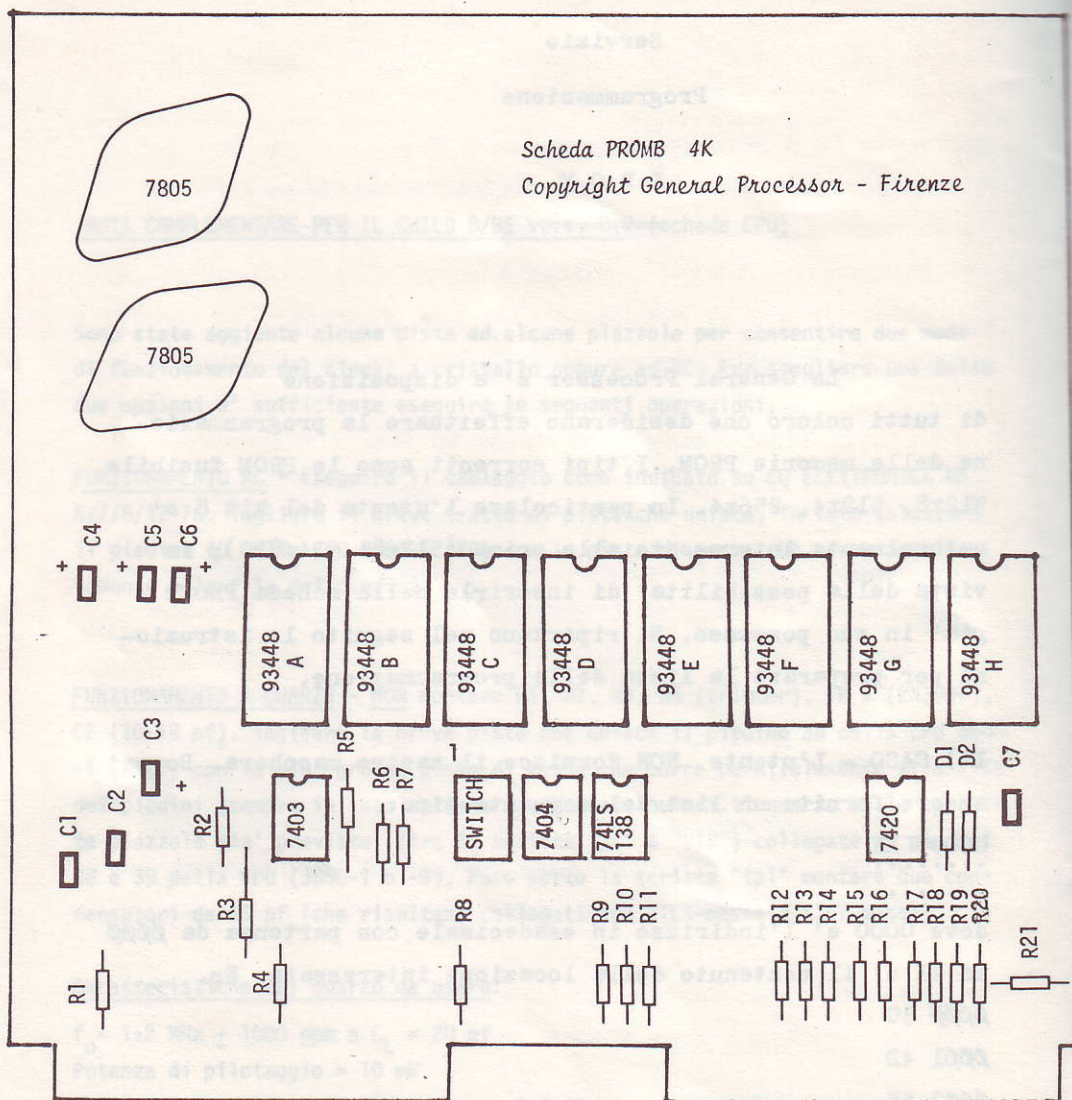
dove 0000 e' l'indirizzo in esadecimale con partenza da ØØØØ ed XX e' il contenuto della locazione interessata. Es.

ØØØØ 3C

ØØØ1 4D

ØØØ2 55

....

II°) CASO - L'utente fornisce il nastro maschera - Il nastro dovra' essere del tipo 'FORMAT F8' come descritto nel kit 1 manual. L'allocazione della zona da passare su PROM dovra' essere dalla H'1ØØØ' in la'.

ELENCO DEI COMPONENTI

Resistori: tutti da 6.8Kohm tranne R21 da 470 ohm)
C1, C2, C7: 20nF
C4: 4.7 uF 25VL
C3, C5, C6: 100 uF 16VL
SWITCH: dip-switch 8 interruttori basso profilo
Circuito stampato: General Processor Ø5ØØ1
Al posto delle PROM 93448 possono essere inserite altre ROM/PROM equivalenti

Descrizione del circuito

Posizionando opportunamente i dip-switch e' possibile modificare l'indirizzo base della scheda, semplicemente negando o meno gli indirizzi A12, A13, A14, A15. La selezione delle singole PROM avviene tramite il 74LS138. Quando una qualunque delle PROM venga selezionata, attraverso l'AND 7420 (effettivo OR) e attraverso l'OR formato da i diodi D1 e D2 viene generato il segnale di PAGE, negato poi dal 7403 usato come inverter. L'AND effettivo tra il segnale PAGE ed il segnale del READ proveniente dal bus viene utilizzato per la preselezione delle PROM. Su tutte le linee provenienti dai bus driver open collector della CPU si trovano dei resistori di pull-up.

Note di montaggio

Gli unici particolari non ovvi sono le resistenze R3 ed R5. La prima deve essere montata tra la piazzola in basso e la pista grande di massa scavalcando la pista del +5V. La seconda deve essere messa invece tra la piazzola subito sotto alla pista di massa delle prom e la pista grande del +5 scavalcando 3 piste sottili. Gli elettrolitici devono essere montati "sdraiati" per non interferire con altre schede. Il dip-switch, sempre per motivi di altezza, deve essere saldato direttamente senza l'interposizione di zoccolo. Prima di montare i due 7805 sarebbe utile spalmare la superficie dello stampato e dell'integrato (nella zona dove vengono a contatto con qualche prodotto termoconduttore (ad es. Thermalcote).

Indirizzamento

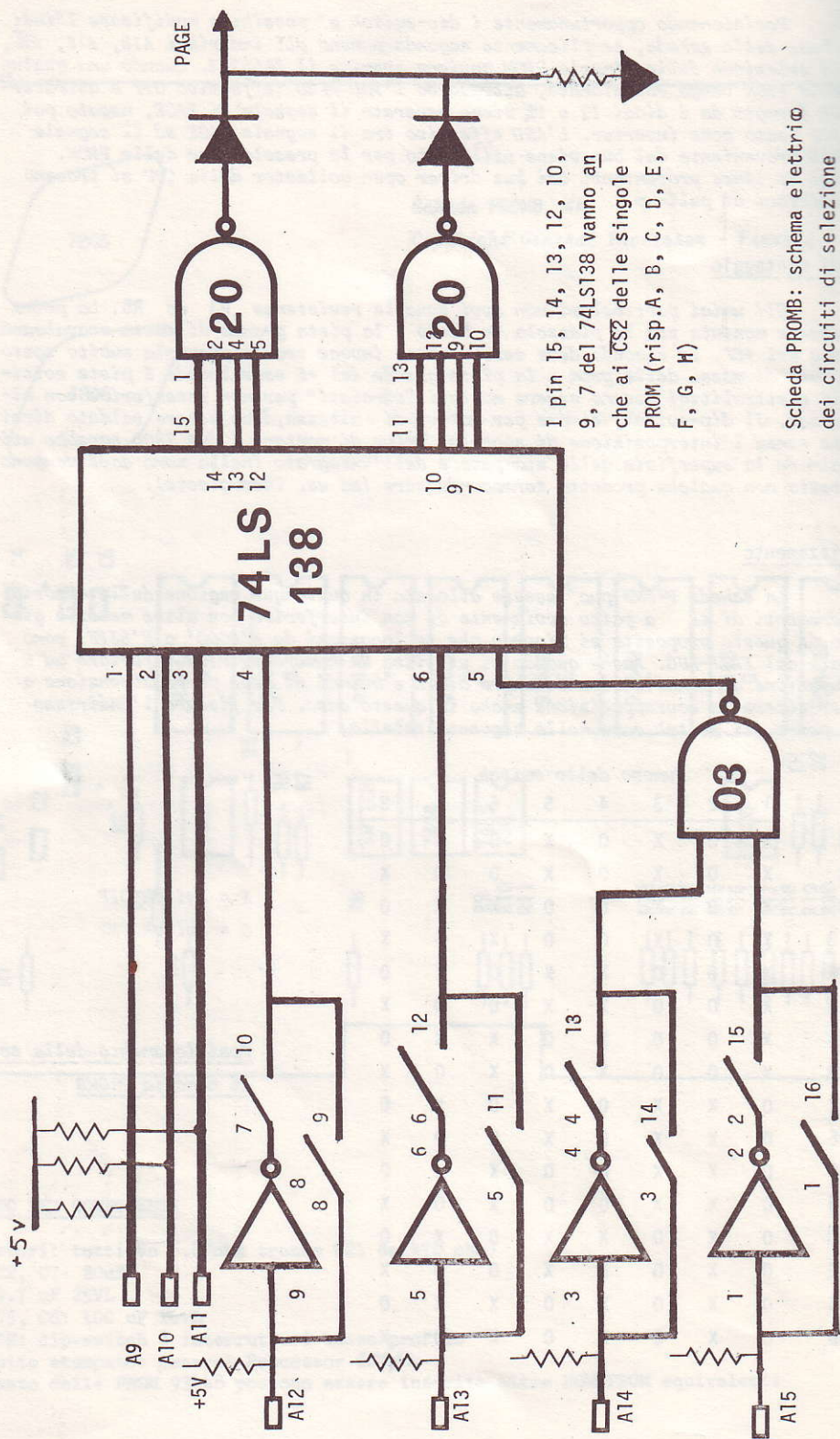
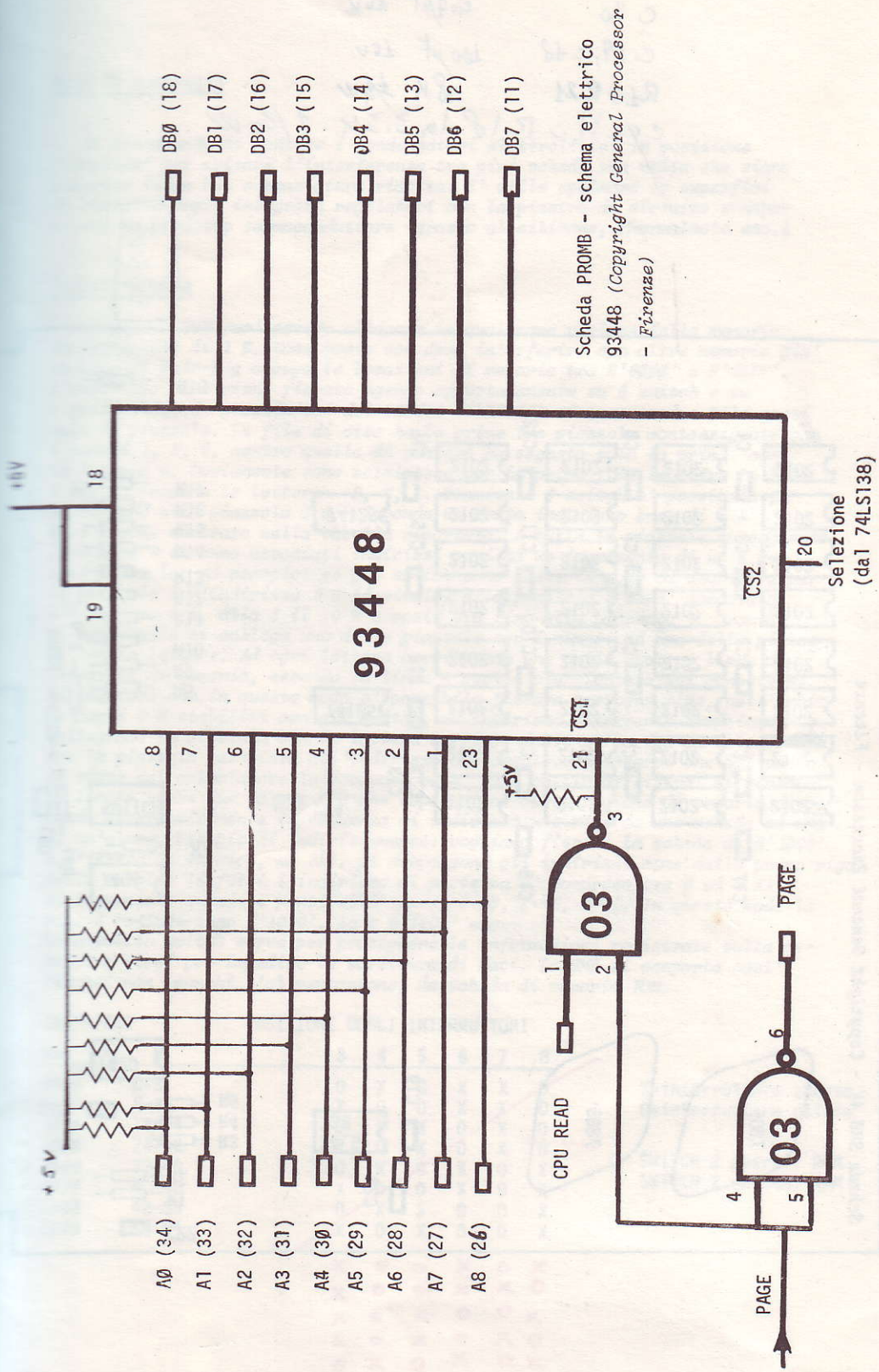
La scheda PROMB puo' essere allocata in qualunque regione della memoria in incrementi di 4K a patto ovviamente di non interferire con altre memorie gia' in uso. A questo proposito si ricorda che le locazioni da H'8000' a H'83FF' sono occupate dal FAIR-BUG. Anche quando si utilizza un numero di PROM inferiore ad 8 l'occupazione di memoria rimane sempre di 4K e quindi si deve porre attenzione a non permettere la sovrapposizione anche in questo caso. Per fissare l'indirizzo basta porre gli switch come nella seguente tabella:

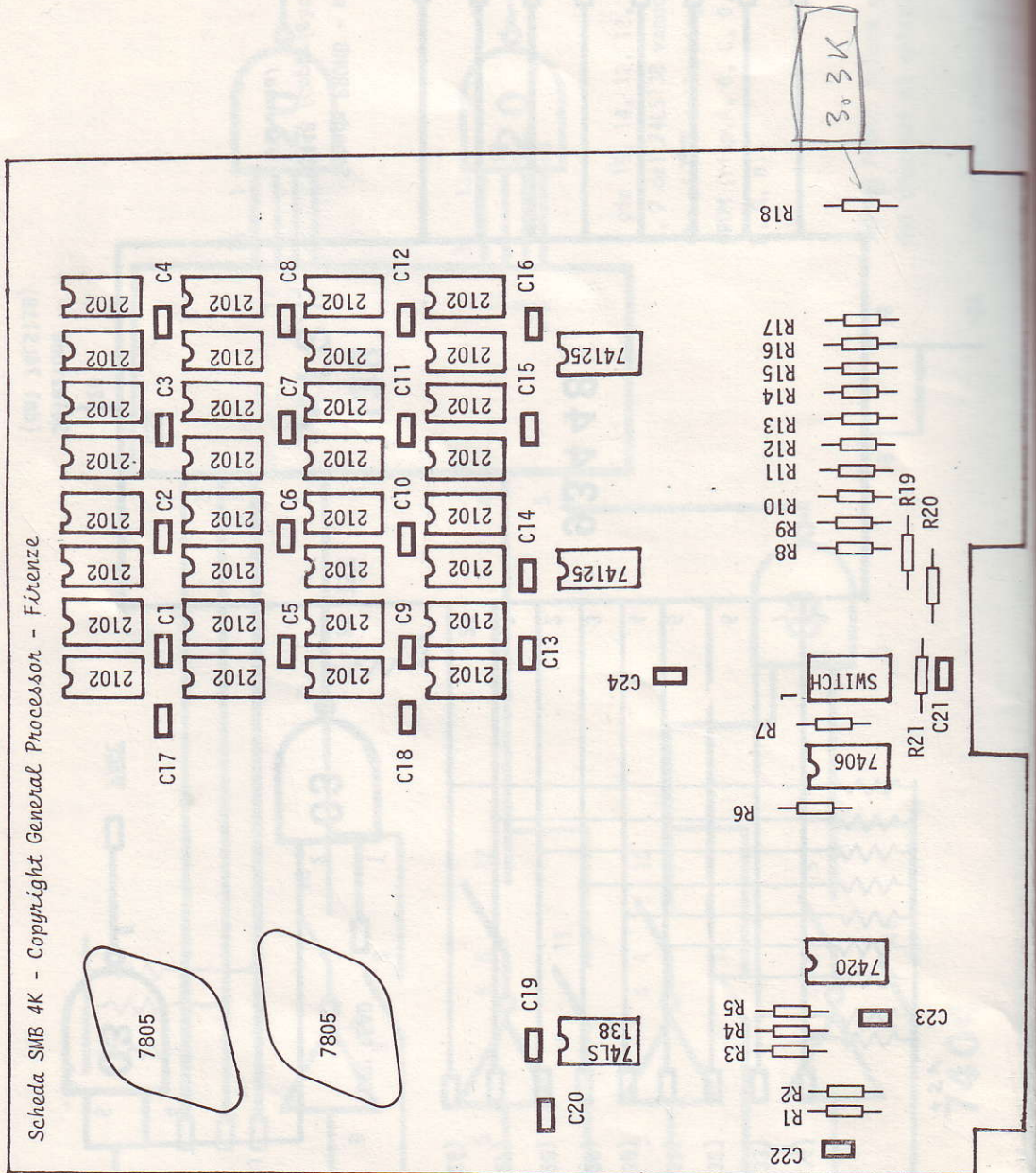
Posizione di inizio (in K byte)	*Numero dello switch* 1	2	3	4	5	6	7	8
Ø	X	0	X	0	X	0	X	0
4	X	0	X	0	X	0	0	X
8	X	0	X	0	0	X	X	0
12	X	0	X	0	0	X	0	X
16	X	0	0	X	X	0	X	0
2Ø	X	0	0	X	X	0	0	X
24	X	0	0	X	0	X	X	0
28	X	0	0	X	0	X	0	X
32	0	X	X	0	X	0	X	0
36	0	X	X	0	X	0	0	X
4Ø	0	X	X	0	0	X	X	0
44	0	X	X	0	0	X	0	X
48	0	X	0	X	X	0	X	0
52	0	X	0	X	X	0	0	X
56	0	X	0	X	0	X	X	0
6Ø	0	X	0	X	0	X	0	X

X = switch OFF

0 = switch ON

Posizionamento della scheda di memoria PROMB

Scheda PROMB: schema elettrico dei circuiti di selezione

Scheda PROMB - schema elettrico 93448 *(Copyright General Processor - Firenze)*

Componenti: C1→C24 0.02 µF
eccetto:
C 20 4.7µF 16v
C17, C18 100 µF 16v
R1→R21 68K 1/4w
eccetto R18 da 3.3K 1/4W

Note di montaggio

Si raccomanda di montare i condensatori elettrolitici in posizione "sdraiata" per evitare l'interferenza tra piu' schede una volta che siano inserite in un bus a spaziatura ridotta. E' utile spalmare le superfici di contatto degli integrati regolatori con la piastra di circuito stampato con un prodotto termoconduttore (grasso al silicone, Thermalcote ecc.)

Indirizzamento

La scheda SMB puo' essere allocata in qualunque regione della memoria in incrementi di 1 K. Come ovvio non deve interferire con altre memorie gia' in uso. Il Fair-Bug occupa le locazioni di memoria tra H'8ØØØ' e H'83FF'. L'indirizzo base viene fissato agendo opportunamente su 6 switch e su 4 ponticelli. In prossimita' del 9LS138 (74LS138) si trovano due file verticali di piazzole. La fila di otto ha le prime tre piazzole contassegnate con i numeri 1, 2, 3, mentre quella di quattro ha segnata solo la prima con la lettera A. Ovviamente sono sottintese per la prima fila le cifre 4, 5..8 e per la seconda le lettere B, C, D. Tramite i 6 switch e' possibile fare si' che alla piazzola 1 corrisponda un certo indirizzo base di 8 K in 8 K come mostrato nella tabella riportata. A tutte le piazzole susseguenti fino alla 8 saranno associati indirizzi pari ad un incremento di un K per ogni piazzola. Ad esempio: se gli switch sono posti in modo da stabilire per la piazzola 1 l'indirizzo 8 K (decimale) alla piazzola 2 sara' associato l'indirizzo 9 K, alla 3 il 10 K e cosi' via fino alla piazzola 8. Tramite un ponticello si collega una delle piazzole con i numeri ad una delle piazzole con le lettere. Ad ogni lettera corrisponde una delle quattro linee di integrati di memoria, essendo la linea A quella piu' lontana dai connettori. Si intuisce che in questo modo e' possibile fissare per ogni riga, nell'ambito degli 8 K stabiliti con gli switch, un indirizzo differente semplicemente collegando la piazzola con la lettera corrispondente alla riga da selezionare con la piazzola associata all'indirizzo desiderato. Si osservi che dal punto di vista del calcolatore la occupazione e' solo quella effettiva: si possono al limite usare due schede SMB che coprono una certa regione di memoria disponendo alternativamente in sequenza di indirizzo una riga da una scheda ed una da un'altra. Esempio di indirizzamento: vogliamo fissare la scheda da H'1000' a H'1FFF' (da 4K, cioè, ad 8K). Si dispongono gli indirizzi come dalla prima riga della tabella (infatti l'indirizzo di partenza e' compreso tra Ø ed 8 K) e si dispongono quindi i ponticelli 5↔A, 6↔B, 7↔C, 8↔D. In questo modo la riga A ha indirizzo H'1000', la B H'1400' ecc.
Un apposito switch serve per proteggere le informazioni registrate sulla memoria e cioe' per impedire la scrittura di dati. La SMB si comporta cosi', finche' non manchi l'alimentazione, da scheda di memoria ROM.

INDIRIZZO hex	K	POSIZIONE DEGLI INTERRUTTORI 3	4	5	6	7	8
ØØØØ	Ø-8	0	X	0	X	X	0
2ØØØ	8-16	X	0	0	X	X	0
4ØØØ	16-24	0	X	X	0	X	0
6ØØØ	24-32	X	0	X	0	X	0
8ØØØ	32-40	0	X	0	X	0	X
AØØØ	40-48	X	0	0	X	0	X
CØØØ	48-56	0	X	X	0	0	X
EØØØ	56-64	X	0	X	0	0	X

3	4	5	6	7	8
x	o	o	x	o	x
x	o	o	x	x	o
x	o	x	o	o	x
x	o	x	o	x	o
o	x	o	x	o	x
o	x	o	x	x	o
o	x	x	o	o	x
o	x	x	o	x	o

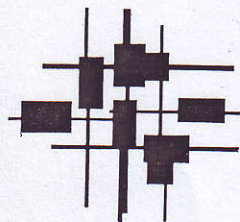
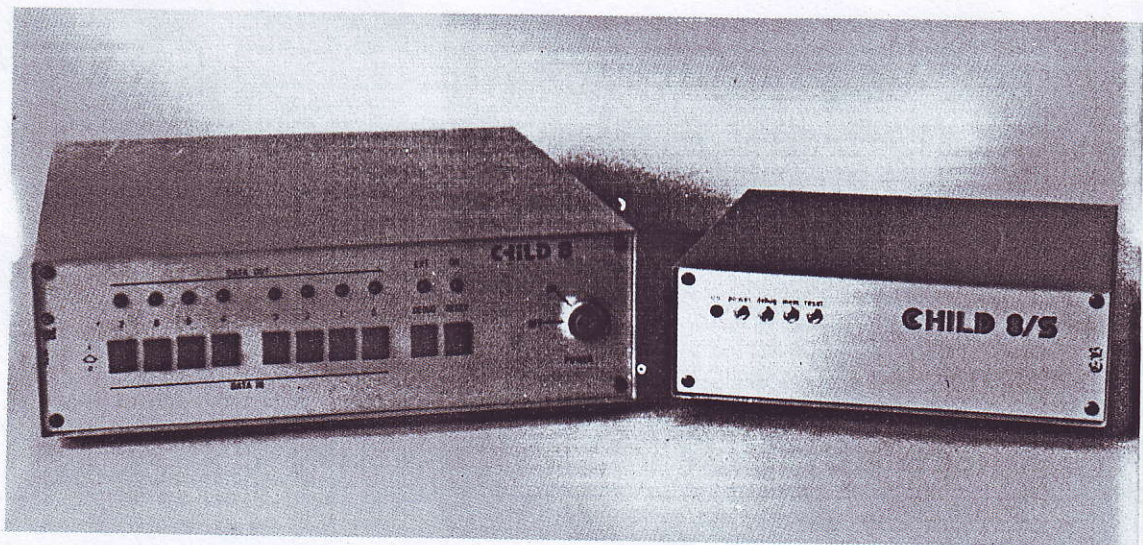
X=interruttore aperto
O=interruttore chiuso

SWITCH 2 aperto: ROM
SWITCH 2 chiuso: RAM

imparliamo a conoscere i microprocessori

il CHILD 8 ©

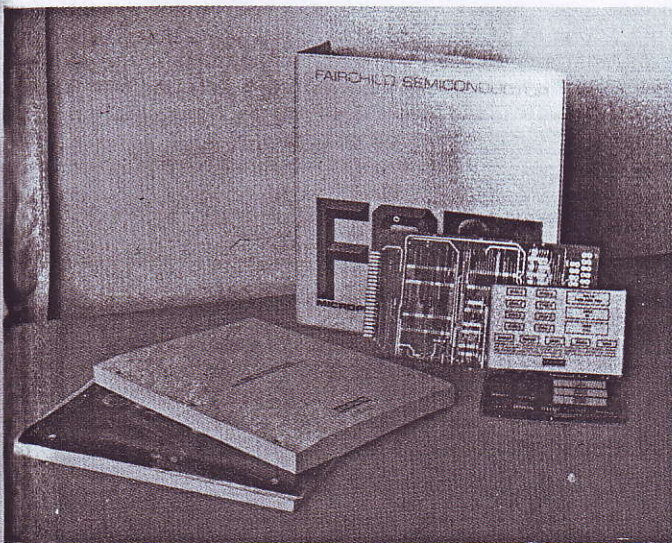
un sistema base che utilizza il nuovo microprocessor F8 della Fairchild

Gianni Becattini

E' assolutamente indispensabile, per apprendere il funzionamento dei microprocessors e per poterli usare con vantaggio, realizzare un **sistema base.**
Un sistema base non è altro che un microprocessor montato e funzionante e che dispone in più di particolari accessori e varie « comodità » assai utili per sviluppare i programmi.
Quando vogliamo studiare una applicazione del microprocessor, colleghiamo al sistema da controllare (per esempio al plastico ferroviario) il sistema base, sviluppiamo i programmi per ottenere lo scopo voluto e, alla fine, sostituiremo al sistema base i soli componenti che sono necessari per la funzione desiderata.
Un sistema base (o di sviluppo, in inglese « developement system ») sarà tanto migliore quanto più disponga di parti accessorie: una grande memoria, molte periferiche, diversi port (per questo, e altri termini, vedi **cosa sono e come si usano i microprocessori,** di G. Becattini e C. Boarino in **cq elettronica** 4 e 5/76).
Tutte queste parti, ossia i componenti fisici nel loro insieme, si indicano generalmente col nome di **hardware.**
In contrapposizione ad esso si chiama **software** l'insieme dei programmi disponibili per funzionare su un certo sistema base e su un certo microprocessor. Un software abbondante, ossia costituito da molti programmi già provati e funzionanti, allevia il compito dell'utente. Nella scelta del microprocessor da usare l'elemento software deve essere preso sempre in gran considerazione.

Il CHILD 8/BS, ultima versione (aprile 1976), è stato preceduto da diverse versioni.
Vediamo qui il /S (penultima versione, marzo 1976) a paragone col /0, il primo microcomputer realizzato.

il CHILD 8

Presento qui un sistema base per il nuovo microprocessor della Fairchild Semiconductor **F8.**
Nel progettarlo ho tenuto presente come obiettivo principale, oltre la facilità di costruzione e di uso, anche la possibilità di ampliare in ogni senso la struttura più elementare.
Ho inoltre cercato di rendere le cose più semplici possibile per tutti coloro che si dedicano per la prima volta a questo interessante argomento. Pur nella sua semplicità il CHILD 8 può essere impiegato anche per risolvere problemi straordinariamente complessi.
Allo scopo di facilitare coloro che volessero costruire il CHILD 8 mi sono basato su un kit già disponibile in commercio: il kit **F8 n. 1** della Fairchild che è fra quelli più convenienti e soprattutto è dotato del circuito stampato per la versione /S già pronto, a fori metallizzati e connettore dorato. Detto kit deve essere completato con il circuito stampato che pubblicherò.
Seguendo le mie istruzioni chiunque potrà montare il CHILD 8 sicuro del successo della realizzazione.
In ogni caso, comunque, **cq elettronica** è a disposizione dei lettori per portare loro l'aiuto che fosse necessario.

il modello /BS e il modello /S

Sfruttando il circuito stampato contenuto nel kit **F8 n° 1** della Fairchild ho realizzato un piccolo ed economico sistema base che ho denominato CHILD 8/S.
Le possibilità offerte dal CHILD 8/S sono, seppur buone, piuttosto limitate. Per qualunque espansione sarebbe necessario operare certe modifiche al circuito stampato e il risultato che si otterrebbe non sarebbe forse del tutto soddisfacente.
Per questo ho elaborato un nuovo circuito stampato che, con pochi componenti in più, permette di costruire la scheda denominata « CPU board » che presenterò nel corso dell'articolo. Anche da sola, questa scheda costituisce un potente microcomputer-sistema base per il μp F8.
Oltre a ciò, ho creato una serie di schede che costituiscono nel loro insieme il sistema CHILD 8/BS e che permettono ogni sorta di espansione.
Qualora inizialmente l'utente desideri limitare la configurazione del suo sistema base alla sola scheda CPU potrà semplicemente non inserire negli zoccoli gli otto circuiti integrati che servono per pilotare le schede aggiuntive, realizzando così una ulteriore economia.

Il kit F8 n° 1 della Fairchild Semiconductor consente di realizzare un piccolo microcomputer con una spesa modesta

caratteristiche del CHILD 8/BS

Le caratteristiche della scheda CPU del sistema CHILD 8/BS sono le seguenti:

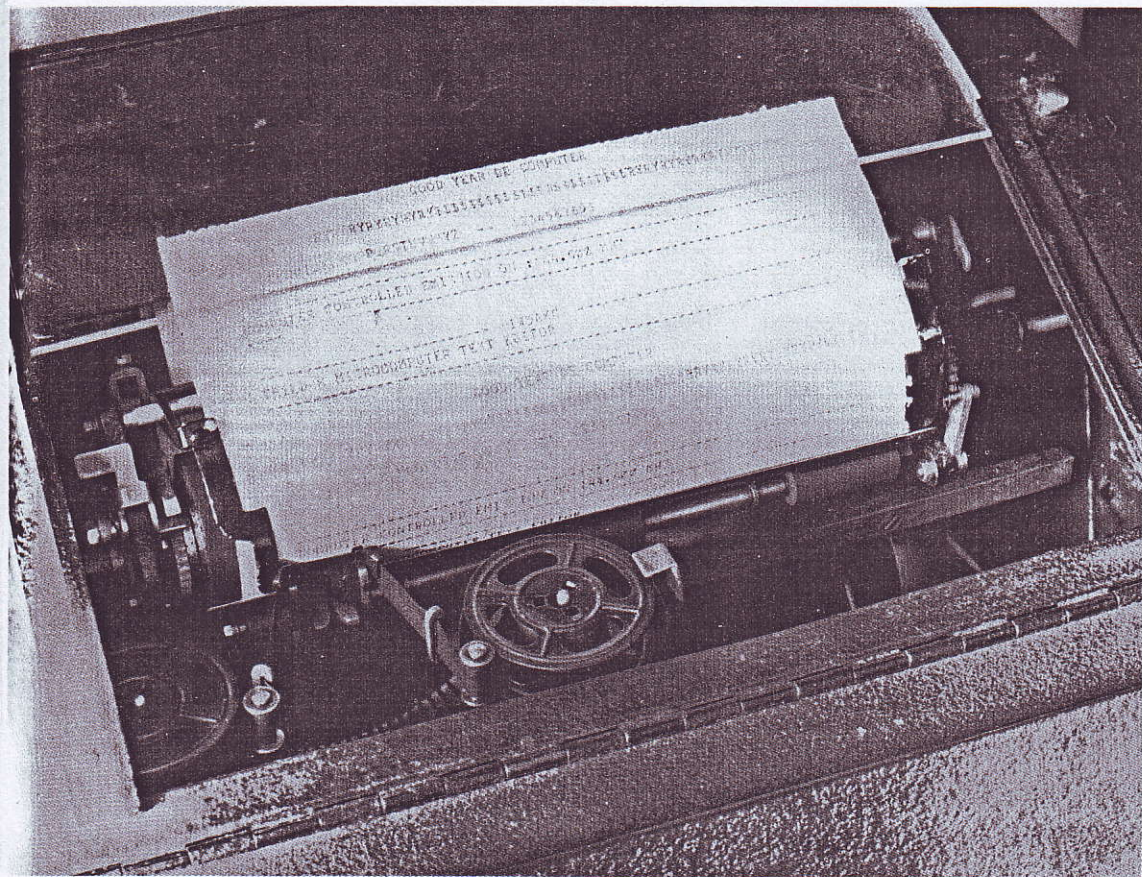
— parola di 8 bits
— possibilità di riconoscere ed eseguire circa 70 istruzioni diverse
— 64 registri più un accumulatore per i dati
— 5 registri per gli indirizzi
— 1 k di memoria RAM statica
— 1 k di memoria ROM
— 4 port di ingresso/uscita bidirezionali
— 2 livelli di interrupt
— 2 timers programmabili
— possibilità di espandere la memoria fino a complessivi 64 k
— pannello di controllo software (« pannello software », vedi dopo)
— programmi di utilità già pronti sulla ROM (vedi dopo)
— praticamente illimitate possibilità di espansione
— 27 circuiti integrati digitali (MOS LSI, TTL, CMOS)
— 2 circuiti integrati lineari (regolatori di tensione)
— unica alimentazione + 16 V_{cc} non regolati
— regolazione delle tensioni on-board
— capacità di ogni linea di pilotare fino a venti carichi TTL (la scheda CPU può essere così collegata almeno fino a venti altre schede)
— interconnessione con le altre schede con « bus » non dedicato
— bus realizzato con connettori (2 x) a 22 poli di tipo economicissimo (e reperibili anche nel surplus)
— dimensioni della scheda 22,5 x 25 cm

NOTA BENE: tutto il sistema BS é studiato per essere montato integralmente su circuito stampato. In tutto, gli unici cavetti sono quelli che collegano la alimentazione al bus.

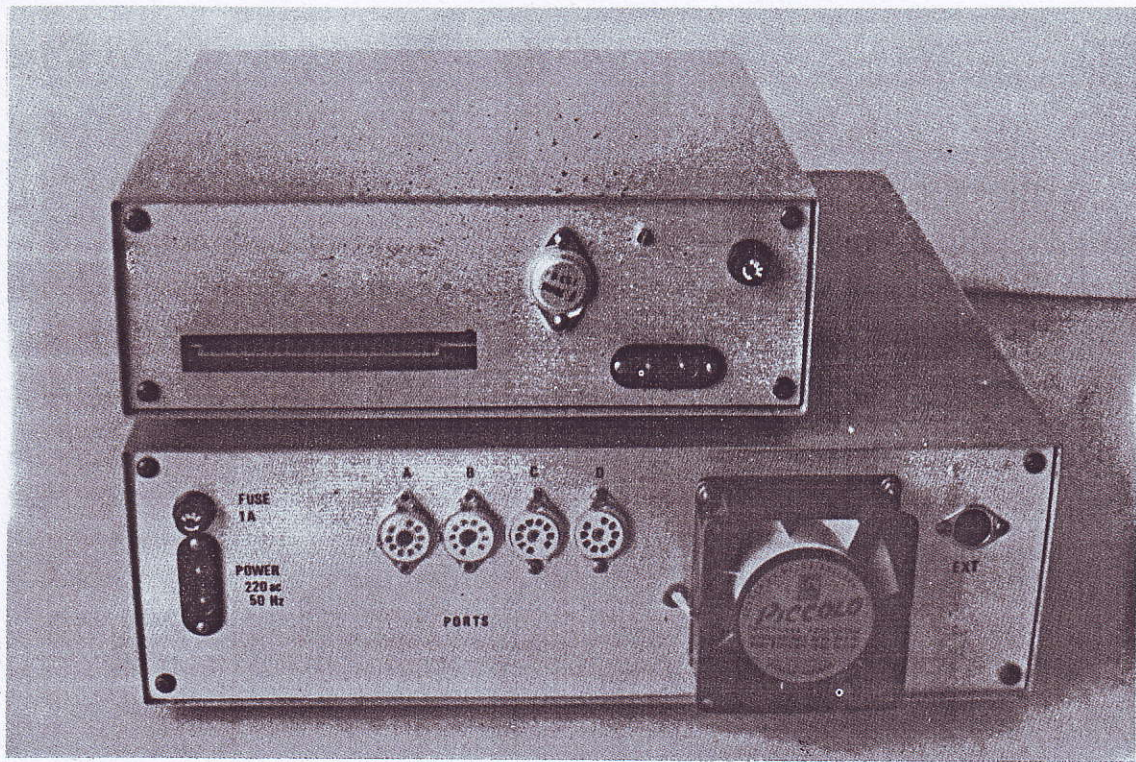
il « pannello software »

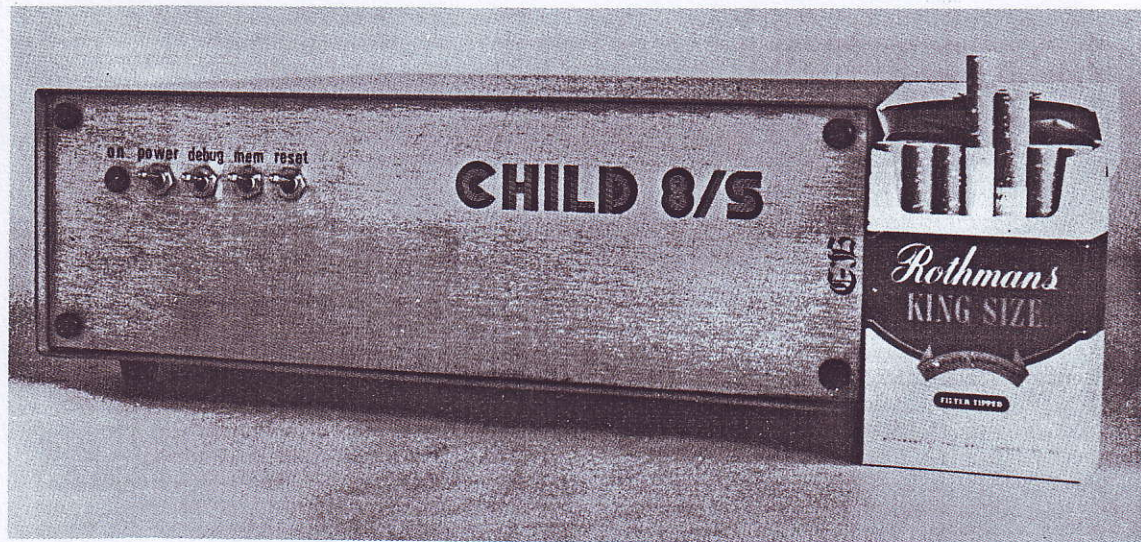
Il controllo di un sistema base avviene molto spesso, nei modelli commerciali, tramite un pannello che reca numerose spie e numerosi interruttori. L'operatore può introdurre dati in memoria, leggerli, ecc. manovrando gli switches e osservando le varie luci.
Nel caso del CHILD 8/BS, invece, tutte queste funzioni e molte altre ancora si eseguono comodamente dalla telescrivente (o altro mezzo di ingresso/uscita dati come quelli che verranno descritti in futuro) guadagnando enormemente, oltre che nella facilità di uso, anche nel costo del sistema. Questo risultato è stato ottenuto nel CHILD 8/BS con l'uso di una apposita ROM (3851A) che viene venduta dalla Fairchild già programmata. Il programma che essa contiene si chiama **Debug** (Fair-bug) e dispone anche di altre interessanti caratteristiche. Tramite il Fair-bug si possono per esempio registrare dati su cassetta magnetica o nastro perforato, per poi « ricaricarli » in memoria quando lo si desideri.
Al posto di un vero pannello fisico abbiamo quindi un « pannello software » ossia controllato da un programma. L'uso del sistema base interamente da telescrivente rende molto più agevole la preparazione dei programmi.

il kit F8 n° 1

Gli elementi più importanti nella scelta del kit da presentare ai lettori sono stati quelli inerenti alla reperibilità e alla disponibilità di una letteratura adatta ai principianti. Nel nostro caso anche l'ottima qualità dei materiali compresi nel kit e il basso costo hanno reso la scelta ancora più semplice. Il kit comprende i componenti indicati nella lista e in più diversi manuali, contenuti in un bel raccoglitore, molto ben fatti e tra i quali segnalo in particolar modo « A guide to programming F8... » un testo assai chiaro che pone rapidamente il lettore in grado di scrivere da sè programmi anche complicati.
Ovviamente i componenti del kit, tranne alcuni, sono acquistabili anche separatamente.

L'intramontabile TG7 collegata al CHILD 8 versione 1 trasmetteva per capodanno attraverso l'etere un messaggio di augurio.
Il collegamento della TG7 al CHILD è facilissimo.

struttura del CHILD 8/BS

La serie F8 è composta da diversi integrati che si dicono costituire una « famiglia » in quanto sono studiati per funzionare congiuntamente.
Il « capofamiglia » è il microprocessor vero e proprio; distinto dalla sigla 3850 viene indicato anche come CPU (Central Processing Unit, unità centrale di elaborazione). In esso hanno luogo le funzioni logicamente più « evolute »: è nella CPU infatti che vengono riconosciute le istruzioni, che avvengono i calcoli, le decisioni ecc.
Un altro componente della famiglia è la cosiddetta PSU (Program Storage Unit, unità per la memorizzazione di programmi) che oltre ad aggiungere due porte di ingresso/ /uscita ai due già esistenti nella CPU contiene il programma Fair-bug di cui abbiamo già parlato. La PSU contiene cioè una memoria ROM da 1 kbyte oltre ad altri numerosi circuiti. La sigla della PSU è 3851A.
Viene poi l'ultimo dei tre integrati della famiglia F8 di cui faremo uso per ora, la SMI (Static Memory Interface, interfaccia per la memoria statica) distinta dalla sigla 3853. La SMI permette di collegare alla CPU fino a 64 k di memoria statica. Questa memoria può essere costituita da ROM, PROM, o RAM statica in qualunque combinazione.
Ciascuno degli elementi descritti contiene molte particolarità spiegate chiaramente nel manuale « F8 Data Book » compreso nel kit. Altri integrati della serie F8 sono già disponibili e altri ancora allo studio.

Vista posteriore del CHILD 8/0 e /S (sopra).
Il piccolo ventilatore del /0 serve per raffreddare i numerosi componenti contenuti all'interno.
Sul pannello posteriore del /S si noti il 78H05, un regolatore di tensione da 5 V, 5 A.

I singoli elementi (CPU, SMI, PSU, ecc.) si uniscono tra loro per mezzo di due « canali di informazione » detti **bus** (pronuncia « bas »), il Data bus (otto fili) e il ROMC (cinque fili). La semplicità di questa struttura rende F8 uno dei microprocessori più facilmente utilizzabili.

Il pacchetto di sigarette evidenzia le ridotte dimensioni del CHILD 8/S.
Pur già molto potente rispetto alle sue dimensioni, il /S non raggiunge l'ottimo livello del modello /BS.

Il CHILD 8/BS riunisce sulla piastra CPU i tre blocchi CPU, PSU, SMI aggiungendo otto memorie da 1 kbit ciascuna (totale quindi 1 x 8 bits = 1 kbyte) nonché alcuni circuiti utili per diverse funzioni. Una di queste è quella che consente di passare sotto il controllo del pannello software con la sola pressione di un tasto.

Tanta memoria a buon mercato tramite l'uso dello SCA (Standard Cassette Adapter): un qualunque registratore può essere usato senza modifiche per memorizzare programmi e dati. La descrizione dello SCA verrà presto pubblicata su cq elettronica.

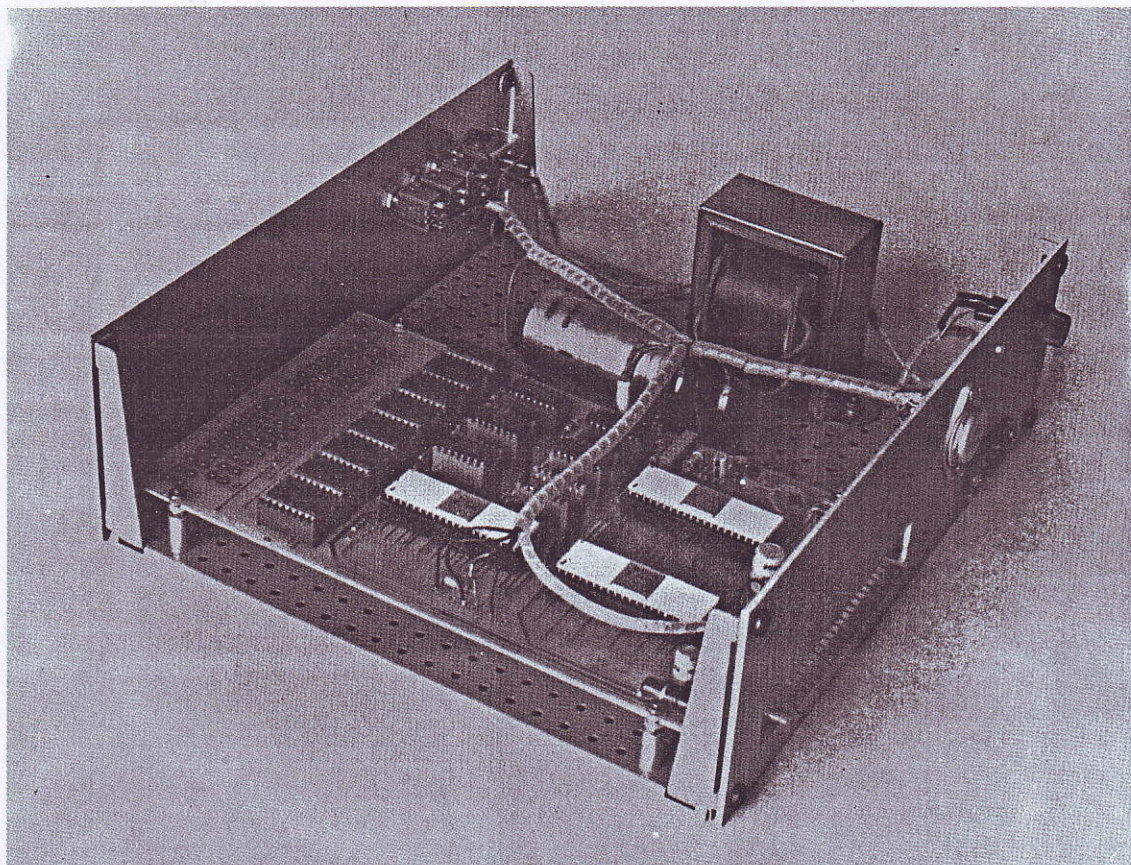
La memoria del CHILD 8/BS può essere espansa a piacere nei limiti dei 64 kbytes (di cui 1 k già occupato dal Fair-bug) aggiungendo altre schede che verranno descritte sulla pagine di **cq elettronica** in articoli futuri.

uso del CHILD 8/BS

L'uso del CHILD 8/BS può essere appreso in poco tempo. Gli unici comandi presenti sul pannello sono tre deviatori e un led che indica che l'apparecchio è acceso. Vediamone le varie funzioni:

POWER - Interruttore generale.

RESET - Pulsante. Premendolo si fa partire l'esecuzione dalla locazione 0000 o dalla 8080 (inizio del DEBUG) a seconda della posizione del deviatore DEBUG (vedi dopo).

DEBUG - Quando si preme il pulsante RESET col deviatore DEBUG in posizione DEBUG si passa sotto il controllo del pannello software (Fair-bug) e si possono eseguire dalla telescrivente tutte le operazioni di controllo. Altrimenti l'esecuzione del programma inizia alla locazione 0000.

*L'interno, quasi vuoto, del CHILD 8/S.
Nei pochi circuiti integrati sono contenuti migliaia e migliaia di transistori.*

Al momento della accensione avviene automaticamente un RESET e se il commutatore DEBUG si trovava in posizione adatta si passa subito sotto il controllo del Fair-bug (pannello software).

collegamento del CHILD 8/BS con le periferiche

Le unità periferiche, ossia le unità di ingresso/uscita dati (I/O) come la telescrivente, il lettore/perforatore di nastro, ecc.) possono essere collegate al CHILD 8/BS seguendo le istruzioni del manuale compreso nel kit « User's Manual F8 Design Evaluation Kit ».
Poiché una telescrivente come quella richiesta dal CHILD 8/BS (110÷300 baud, codice ASCII a 11 bits, 20 mA current loop) non è facilmente reperibile, sarà cura della rivista pubblicare dei semplici ed economici circuiti che possano farne le veci.

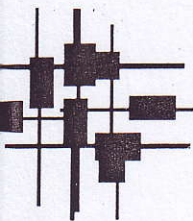
* * * * * * * * *(segue il prossimo mese con la costruzione pratica)* * * * * * * * *

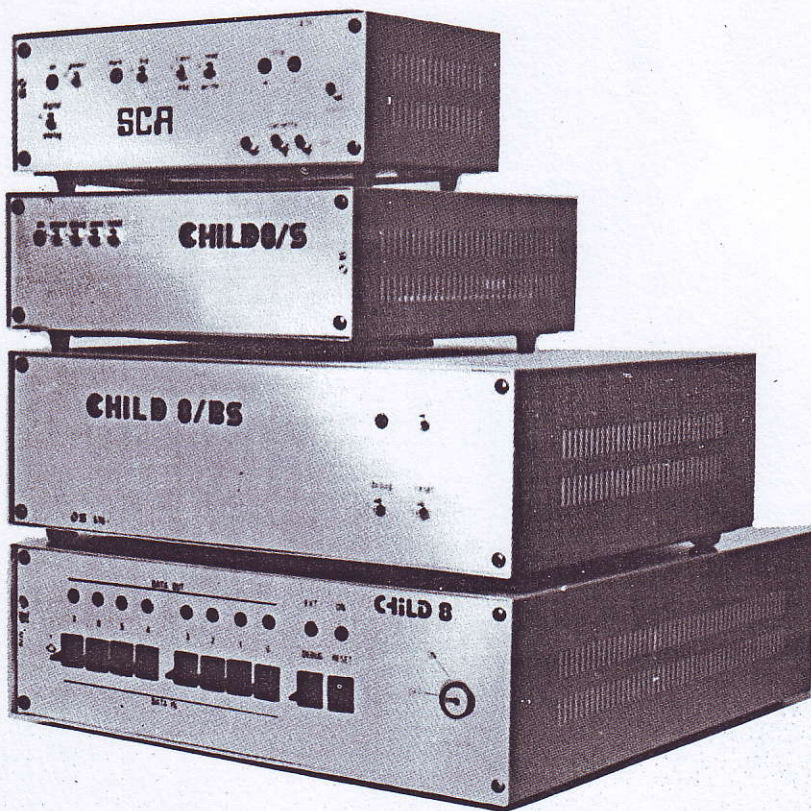
impariamo a conoscere i microprocessori

il CHILD 8©

un sistema base che utilizza il nuovo microprocessor F8 della Fairchild

Gianni Becattini

(segue dal n. 6/76)

descrizione della scheda CPU

La scheda CPU si presenta come un rettangolo di circuito stampato delle dimensioni di 22,6 x 24,9 cm. Come già detto, da sola costituisce un sistema completo e può essere collegata direttamente a una telescrivente per iniziare subito a dialogare col microprocessore. Infatti tramite il programma Fair-bug che si trova sulla ROM 3851A si possono svolgere tutte le operazioni di programmazione in forma conversazionale: il microprocessore scrive, in risposta ai comandi che gli impartiamo attraverso la tastiera, tutte le informazioni che gli richiediamo.

Ecco una bella immagine che raffigura diversi apparecchi della serie CHILD. Alla base la prima versione; sopra, il modello BS (quello definitivo di cui è oggetto l'articolo); ancora sopra, il piccolo /S, e in cima alla pila lo SCA, l'adattore che permette di memorizzare dati e programmi su un qualunque registratore.

Faccio un esempio: vogliamo scrivere un programma a partire dalla locazione di memoria 0000 [1].
Il nostro dialogo col microprocessore si svolgerà come segue (i numeri aggiunti sulla destra servono solo per la spiegazione e non vengono effettivamente stampati, e quello che viene battuto da noi alla tastiera viene distinto, per chiarezza, in *carattere corsivo*):

? *M0 (CR)*	(1)
M0000 = 7E	(2)
? *C 1A (CR)*	(3)
? *N (CR)*	(4)
M0001 = 5D	(5)
? *C B0 (CR)*	(6)
? *N (CR)*	(7)
....	

Con (CR) si indica il ritorno carrello.

Spiegazioni:

(1) Vogliamo introdurre il programma dalla locazione 0000; chiediamo così M0 (M sta per memory).
(2) Il microprocessore ci risponde: la cella di memoria 0000 contiene il numero esadecimale 7E.
(3) Possiamo ora decidere se vogliamo cambiare il contenuto della cella di memoria 0000 su cui siamo posizionati. Per fare ciò si batte C (sta per change, modifica) e il codice esadecimale dell'istruzione che vogliamo mettere in quella cella [2]. Quando si preme (CR) il vecchio contenuto della cella 0000 (nel caso, 7E) viene modificato col nuovo contenuto (nel caso, 1A) scelto da noi.
(4) Adesso chiediamo al microprocessore di mostrarci il contenuto della cella di memoria che viene subito dopo (N sta per next, successiva).
(5) La risposta ovviamente è M0001 = (per esempio) 5D che significa: il contenuto della cella di memoria 0001 è 5D. 5D è un valore casuale che si trovava precedentemente in quella cella di memoria. Quando si accende il sistema base i contenuti delle celle di memoria assumono infatti valori casuali.
(6) Tramite il comando C (change) visto al punto (3) possiamo ancora modificare introducendo un altro codice nella cella di memoria 0001.
(7) Continuando a usare i comandi C e N [visto al punto (4)] si può introdurre nella memoria tutto il programma desiderato.

I comandi di cui dispone il Fair-bug, oltre a quelli sopra visti, sono diversi altri. Segnalo per esempio il comando G (Go = vai) che serve per eseguire il programma. La descrizione di tutti i vari comandi si trova nel manualetto « F8 Evaluation Kit » compreso nel kit. n. 1.

connessioni esterne della scheda CPU

La scheda CPU dispone di due file di contatti su lati opposti. Quella più lunga prende il nome di **connettore del BUS** mentre quella più corta di **connettore di I/O.**
Il primo serve per le interconnessioni con le altre schede del sistema CHILD 8/BS che verranno presentate in seguito. Tutte quante le piastre vengono collegate in parallelo, tramite dei connettori che nel loro insieme prendono il nome di bus.
Il fatto che tutte le schede si interconnettano semplicemente in parallelo permette come ovvio la massima flessibilità di impiego. Ognuno, semplicemente inserendo nel bus la scheda desiderata, può espandere con la massima facilità il proprio sistema.
Il connettore di I/O serve per il collegamento delle unità di ingresso uscita ai quattro port presenti sulla scheda CPU.

---

[1] Tutte le cifre cui si fa riferimento sono in notazione esadecimale: vedere Appendice.
[2] Vedere Appendice.

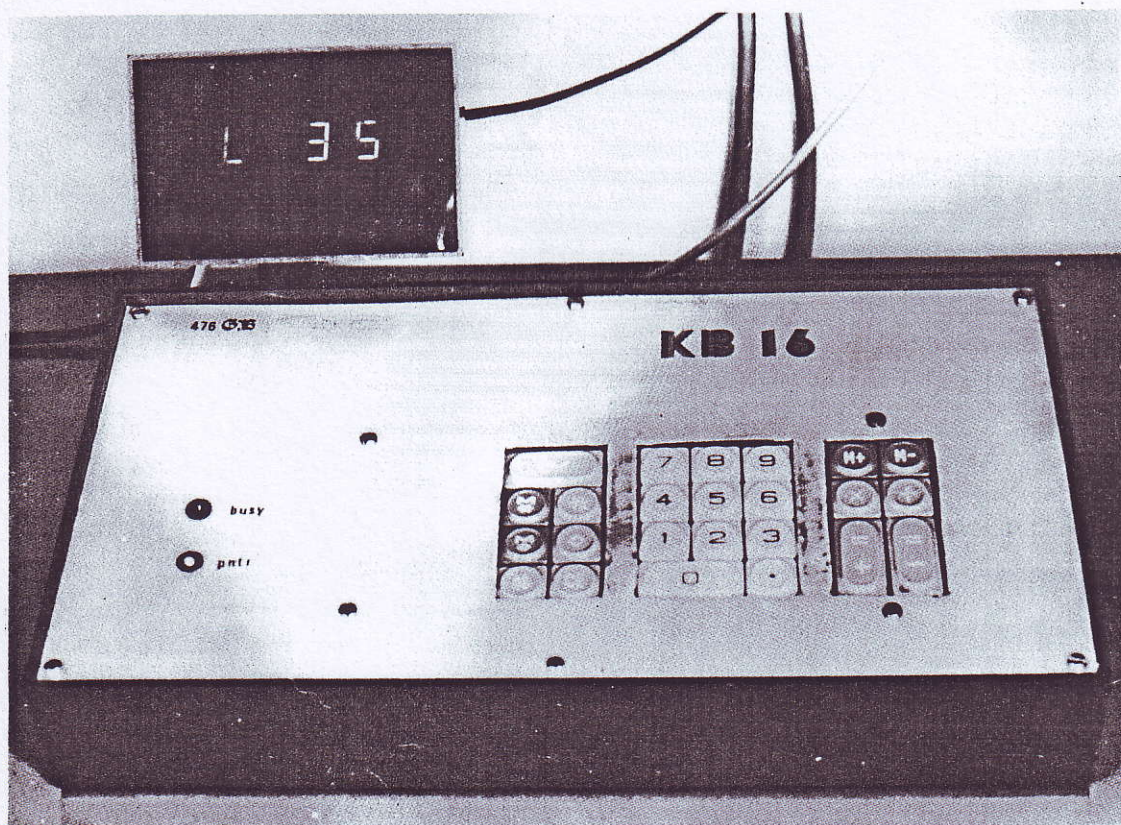
il BUS

In pratica il bus non è altro se non un circuito stampato che reca tanti connettori. Quello da me realizzato dispone di cinque posti per inserirvi altrettante schede che al momento ho utilizzato così:

- 1 scheda CPU;
- 2 schede di memoria statica da 4 k ciascuna;
- 1 scheda per la conversione analogico digitale e viceversa;
- 1 posto libero per future espansioni.

Ciascuno può realizzare un bus più piccolo o più grande fino a venti e più posti. Il montaggio meccanico e lo stampato del bus saranno trattati in occasione delle espansioni sui numeri successivi.
Ricordo però che anche da sola la scheda CPU realizza un sistema base completo e autosufficiente.

le unità di I/O

Le telescriventi commerciali che si prestano all'uso con i microprocessori hanno prezzi assai elevati (circa dieci volte il costo della scheda CPU) e non ritengo quindi che possano incontrare il favore degli amatori.
Ho approntato pertanto una serie di soluzioni alternative, prima fra le quali l'**ULCT** (**U**ltra **L**ow **C**ost **T**erminal, terminale ultra-economico).

*Ecco una prima versione dell'ULCT (Ultra Low Cost Terminal) studiato per coloro che non vogliono spendere grandi cifre per l'acquisto di una telescrivente a otto bits.
L'ULCT sarà descritto in articoli futuri.*

condensatore esterno da usare sullo stand alone one board microcomputer

R_1, R_3, R_5, R_6, R_8	6,8 kΩ
R_2	22 kΩ
R_4	25 kΩ, trimmer a dieci giri
R_7, R_{21}, R_{23}, R_{24}, R_{25}, R_{26}, R_{27}, R_{28}, R_{30}, R_{32}	3,3 kΩ
R_9 ... R_{16}	22 kΩ (sostituibile con 20 kΩ)
R_{17}, R_{18}	100 Ω, 1/2 W
R_{19}	100 Ω, 1 W
R_{20}	1 kΩ
R_{22}	270 Ω
R_{29}, R_{31}	2,7 kΩ

tutte da 1/4 W, salvo diversa indicazione

C_1	4,7 μF, 20 V
C_2	10 pF sostituibile con 18 pF se la frequenza di oscillazione fosse troppo bassa (periodo di φ minore di 500 ns)
C_3 e C_6 ... C_{21}	50 nF (0,47 μF)
C_4	50 μF, 20 V
C_5	300 μF, 10 V

Tutti i C_i da 50 nF sono di disaccoppiamento sulla linea + 5 V

Q_1	BC107 (sostituibile con 2N3904)
Q_2	BC214 (sostituibile con 2N5226)
D_1, D_2	1N914 (sostituibili con 1N461A)

14 zoccoli a 14 pins
10 zoccoli a 16 pins
3 zoccoli a 40 pins
1 interruttore
1 pulsante normalmente aperto
1 connettore per I/O 22 x 2 poli passo 3.96
2 connettori per BUS 22 x 1 poli passo 3.96

X_1	34001
X_2	34023
X_3, X_4	340097
X_5, X_7	7406
X_6	34075
X_8	7403
X_9	3850-1 CPU
X_{10}	3853 SMI
X_{11} ... X_{14}	74125
X_{15} ... X_{18}	7417
X_{19}	3851-A PSU
X_{20} ... X_{27}	2102-2
X_{28}	78H05
X_{29}	78L12

Il vantaggio principale dell'ULCT è il costo estremamente ridotto (circa dieci volte meno della scheda CPU), pur garantendo una soluzione efficace per usare il microprocessore.
Inoltre l'ULCT è stato progettato tenendo conto delle possibilità di svilupparne le caratteristiche per adeguarle alle effettive necessità dell'utente.

il CHILD 8 come microcomputer

Proprio così!
Il sistema CHILD 8 costituirà la gioia degli appassionati di microcomputers, ormai numerosi anche in Italia. Infatti, con una spesa irrisoria rispetto alle tecniche tradizionali, si potrà usare la nostra realizzazione come un vero e proprio computer. Seguendo le nostre istruzioni potrete realizzare in casa vostra un piccolo ma efficace centro di calcolo grazie al quale diventare esperti di programmazione.
Sono già disponibili presso la Fairchild: l'Editor, il Monitor, l'Assembler, e giunge notizia dagli Stati Uniti che sarà presto disponibile anche il BASIC, un linguaggio di programmazione estremamente semplice che può essere appreso in poche ore ma al tempo stesso straordinariamente potente.
Sono lieto che **cq elettronica** sia la prima rivista in Italia a occuparsi dell'argomento **microcomputers da amatore** con un progetto eccezionalmente valido e moderno.

Appendice

la numerazione esadecimale

Supponiamo di dettare per telefono a un amico un programma (vedi anche i numeri precedenti di **cq elettronica**). Tale programma consisterà in una serie di blocchi di 1 e 0 di otto bits ciascuno, che per il microprocessore hanno un certo significato di istruzioni.

Per esempio:

01001000
10011101
01010111
ecc.

L'amico all'altro capo del filo copierà una serie di 1 e 0 ma probabilmente commetterà qualche errore; infatti la notazione binaria, che tanto bene si presta a essere compresa dall'elaboratore, risulta alquanto difficile da usare per noi umani non offrendo, con due soli simboli, una sufficiente mnemonicità.
Una possibile soluzione consiste nell'uso della notazione esadecimale (a base 16) in cui i numeri binari possono essere facilmente posti e che viceversa permette una facile riconversione nella cifra binaria di partenza.
Ricordiamo che come la numerazione binaria ha due simboli (lo zero e l'uno), quella decimale ne ha dieci (0, 1, 2, ... 9) così quella esadecimale ne ha 16: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F.
Quindi , in esadecimale, quando si arriva a nove, non si dice « dieci » bensì A, B, C, D, E, F e poi « dieci » o meglio 10 (uno-zero).
Ogni istruzione può essere quindi codificata in esadecimale nello scrivere il programma, guadagnando enormemente nella facilità di essere interpretata da noi umani. Il Fair-bug provvede al posto nostro a eseguire le conversioni esadecimale→binario e viceversa.
Ulteriori notizie sui sistemi di numerazione si trovano in qualunque libro dli programmazione e in particolare sul F8 PROGRAMMING GUIDE.

(segue il prossimo mese)

impariamo a conoscere i microprocessori

il

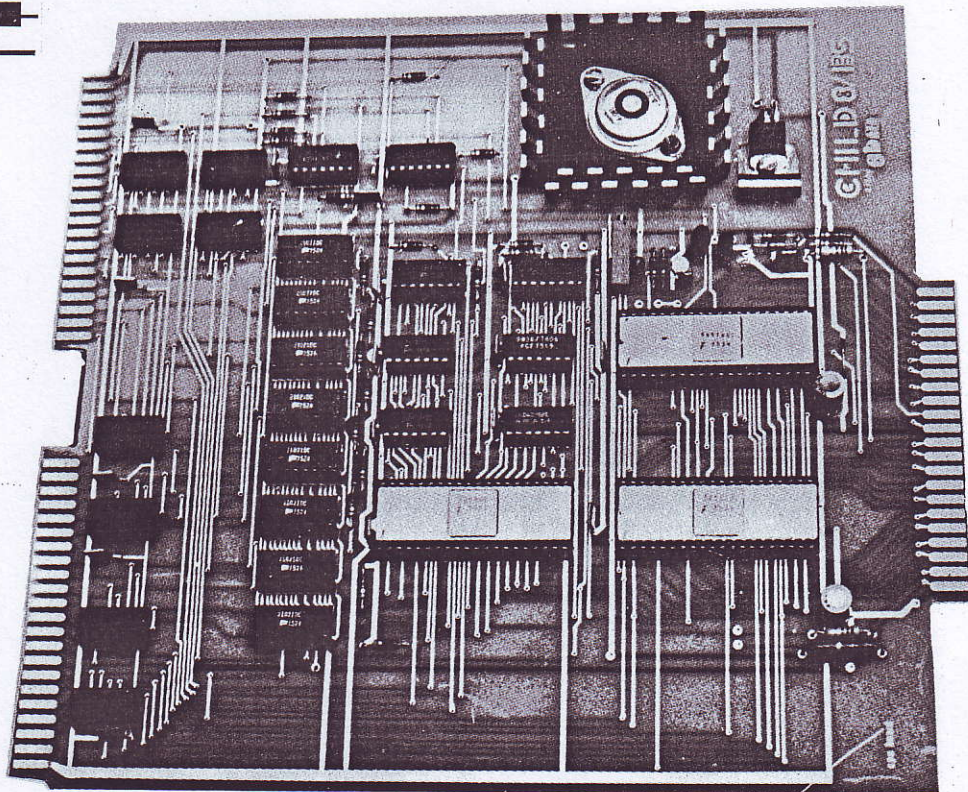
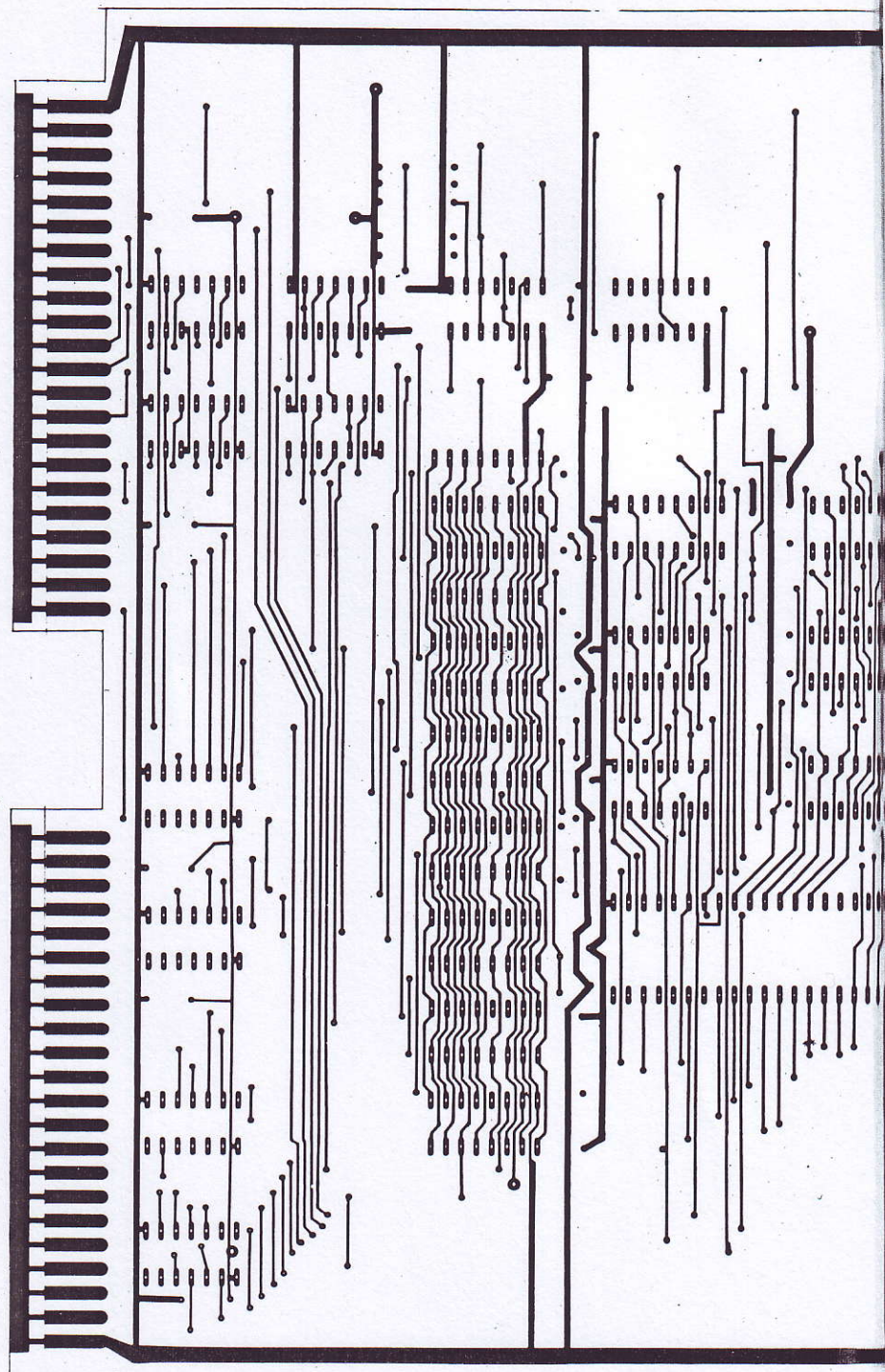
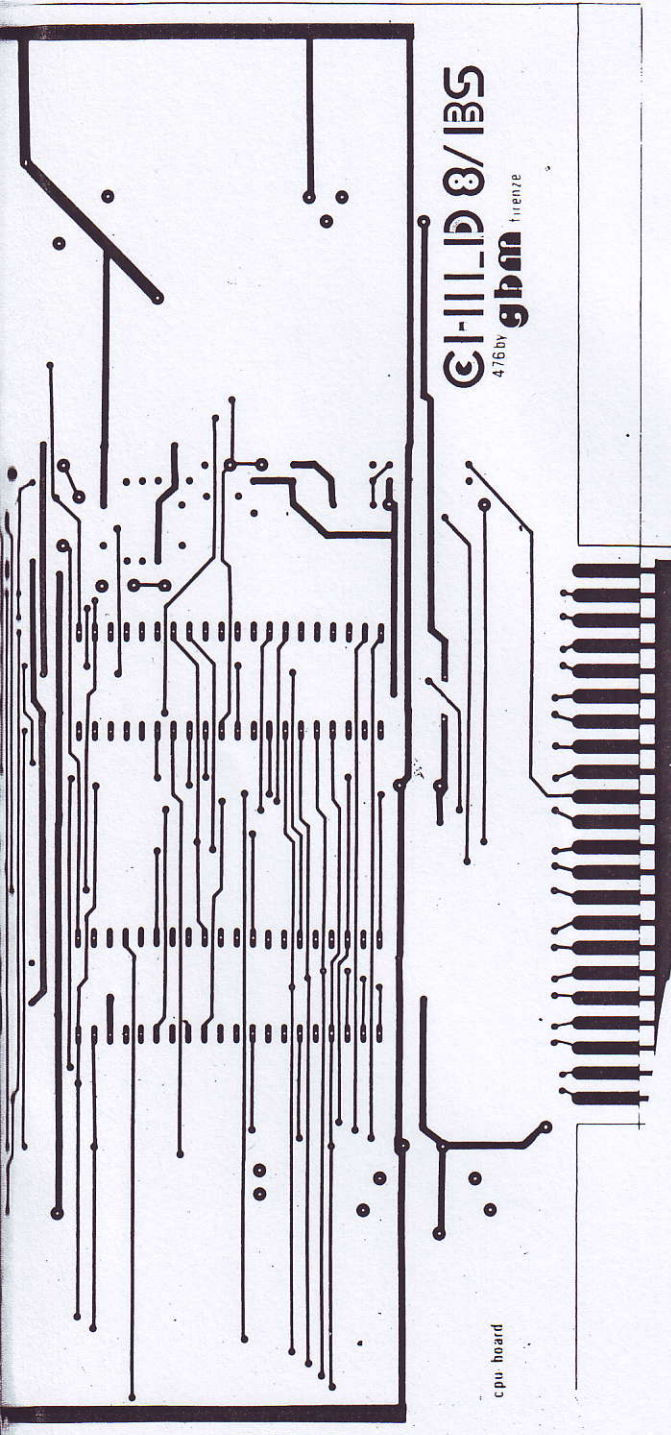
un sistema base che utilizza il nuovo microprocessor F8 della Fairchild

Gianni Becattini

(segue dal n. 7/76)

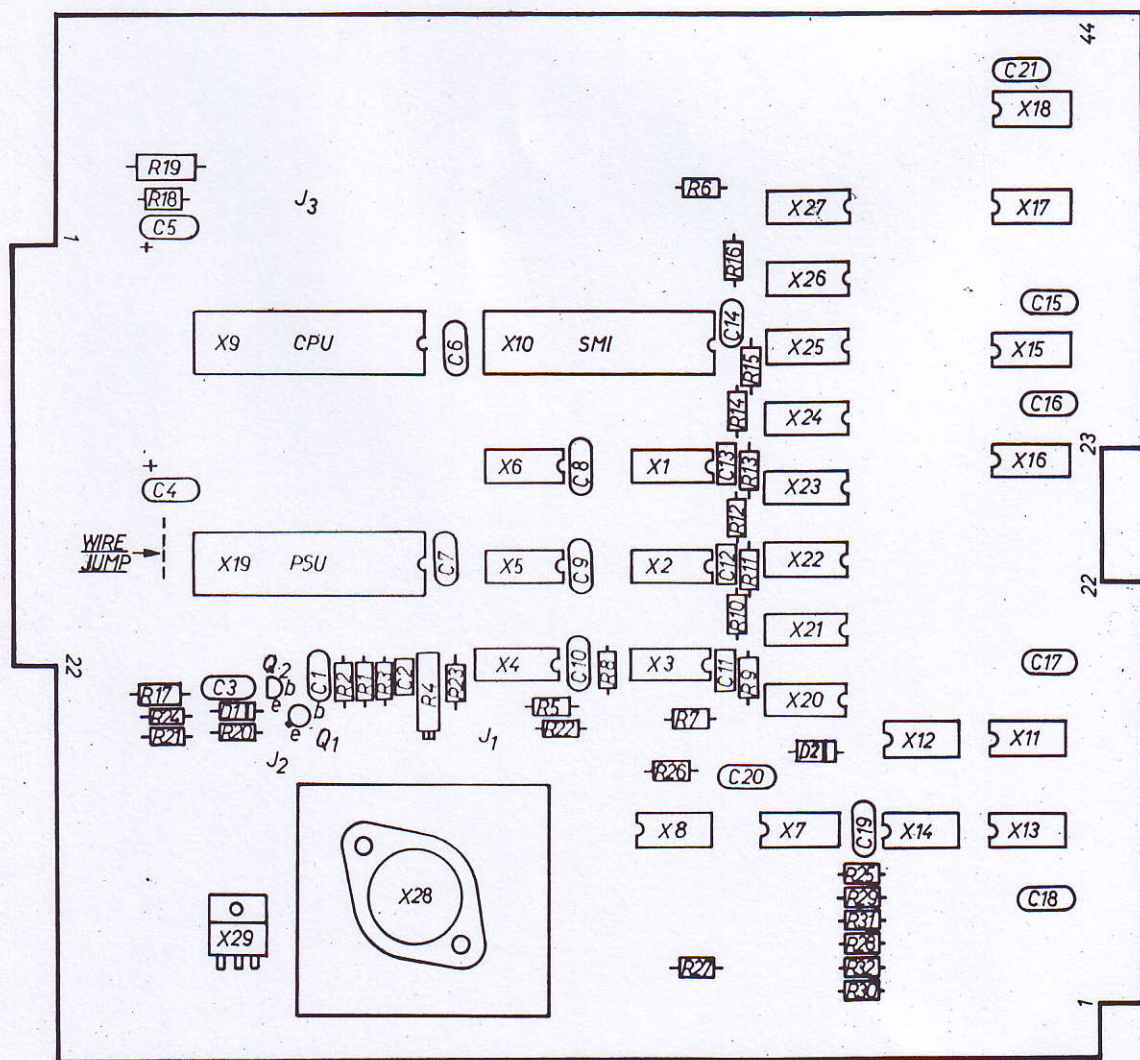
articolo promosso da I.A.T.G. radiocomunicazioni

istruzioni per il montaggio

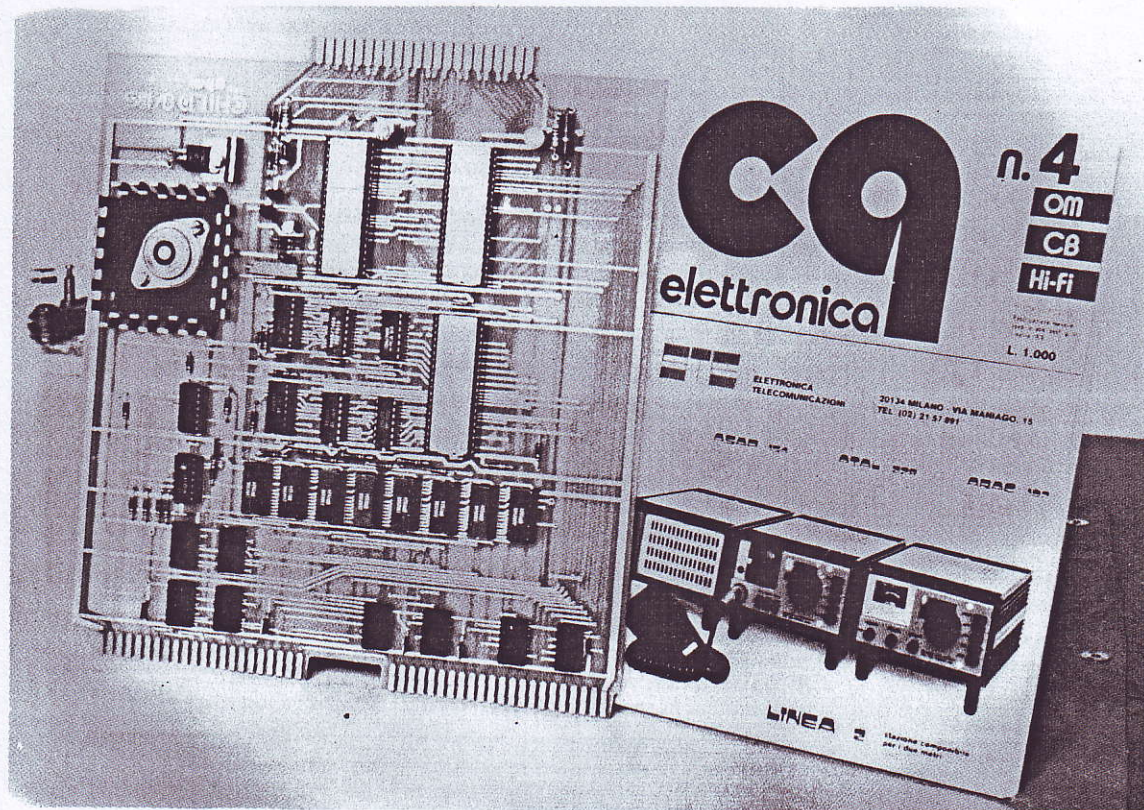
La realizzazione pratica del CHILD 8/BS scheda CPU è estremamente semplice e chiunque, anche senza troppa esperienza, sarà in grado di ottenere ottimi risultati purché segua le mie istruzioni e lavori con cura.
I componenti **devono** essere quelli indicati e non sono ammesse sostituzioni diverse da quelle specificate nella lista. Inoltre è necessario usare solo materiali di **ottima** qualità. Tutti gli integrati **devono** essere montati su zoccoli.

Vista superiore della scheda CPU.
Ecco qui la scheda CPU: un vero computer sopra una piccola piastra che comprende anche 2 kbytes di memoria, 4 port di I/O, 2 livelli di interrupt, e alimentatori stabilizzati .

Circuito stampato piastra CPU. Dimensioni inferiori al reale.

Ricordo brevemente le precauzioni che si devono usare nel maneggiare gli integrati MOS per non danneggiarli con le cariche statiche:

1) Si tengano sempre inseriti nell'apposito contenitore.
2) Si estraggano da detto contenitore solo quando lo prevede la « procedura di collaudo » e li si inserisca subito in circuito.
3) Si eviti di toccare i piedini con le mani.
4) Non si lavori in stanze pavimentate in moquette.
5) Si eviti di lavorare in locali con aria eccessivamente asciutta.
6) Se proprio si deve appoggiare un integrato MOS da qualche parte si scelga sempre una superficie metallica non verniciata.
7) I più scrupolosi potranno mettere a massa il loro corpo con un bracciale di stagnola e tramite una resistenza da 1 MΩ.
8) Non estrarre o inserire gli integrati dagli zoccoli quando sono attaccate le alimentazioni.

Layout componenti

procedura di montaggio

Segnare i passi eseguiti facendo una crocetta tra le ( ).

1 - ( ) - Montare tutti gli zoccoli facendo attenzione alla posizione della tacca. Porre la massima attenzione per non cortocircuitare le piste con lo stagno. Usare solo un saldatore di piccola potenza a punta fine e nuova.
2 - ( ) - Montare tutti i resistori seguendo la lista dei componenti.
3 - ( ) - Montare tutti i condensatori seguendo la lista dei componenti.
4 - ( ) - Montare Q_1 e Q_2 facendo attenzione ai terminali E, B, C.
5 - ( ) - Collegare D_1 e D_2 facendo attenzione alla fascia di riferimento.
6 - ( ) - Collegare un interruttore tra i poli 6 e 7 del connettore del BUS. Tale interruttore costituisce il comando DEBUG.
7 - ( ) - Collegare tra il polo 43 del connettore del BUS e la massa un pulsante normalmente aperto. Tale pulsante costituisce il comando RESET.
8 - ( ) - Controllare tutto il lavoro eseguito partendo dal passo 1 facendo attenzione per i componenti che hanno un verso alla posizione e per i poli dei connettori a non aver commesso errori di conteggio.

Altra vista della scheda CPU.

avvertenze

● La tabella delle istruzioni del F8 viene inviata assieme a un pacco informativo a chi la richieda direttamente a Becattini (via Masaccio, 37 - FIRENZE).
● La rivista e Gianni Becattini sono a disposizione per dare assistenza sia sull'hardware che sul software.
● E' disponibile presso Gianni Becattini il « master » originale per i circuiti stampati: a richiesta ne vengono fornite copie già pronte per il processo di fotoincisione, al rimborso delle sole spese vive.

procedura di collaudo

Segnare i passi eseguiti.

1 - ( ) - Leggere tutta la procedura di collaudo immaginando di eseguirla.
2 - ( ) - Collegare la massa (negativo) dell'alimentatore al polo 1 del connettore del BUS.
3 - ( ) - Collegare il positivo dell'alimentatore a $+16\ V_{cc}$ al polo 2 del connettore del BUS.
4 - ( ) - Collegare il polo 10 del connettore I/O al polo 14 del connettore I/O.
5 - ( ) - Collegare il polo 12 del connettore I/O al polo 15 del connettore I/O.
6 - ( ) - Collegare i poli 16 e 17 del connettore I/O al polo A del connettore I/O.
7 - ( ) - Collegare il polo M del connettore I/O al polo PNTR della TTY.
8 - ( ) - Collegare il polo 2 del connettore I/O al polo PNTR RET della TTY.
9 - ( ) - Collegare il polo 1 del connettore I/O al polo KBD RET della TTY.
10 - ( ) - Collegare il polo 13 del connettore I/O al polo KBD della TTY.
11 - ( ) - Inserire i connettori sulla scheda del circuito stampato facendo attenzione alla corrispondenza dei piedini 1 e 22 con i numeri incisi sulla parte superiore dello stampato.
12 - ( ) - Dare tensione e controllare che le tensioni di alimentazione siano quelle indicate nella apposita tabella.
13 - ( ) - Togliere la alimentazione.
14 - ( ) - Montare l'integrato 3850 (CPU) facendo attenzione alla tacca di riferimento.
15 - ( ) - Per chi dispone di oscilloscopio: dare tensione e controllare con uno oscilloscopio la forma d'onda sul pin 1 della CPU (X_9). Deve essere una onda quadra (circa). Regolare R_4 finché il periodo non sia pari a circa 500 ns.
15 - ( ) - (bis) Per chi **non** ha l'oscilloscopio: 1) eseguire i passi 17, 18, 19. 2) regolare R_4 finché premendo ripetutamente RESET non compaia un punto interrogativo sulla telescrivente o sulla periferica usata. 3) continuare ad eseguire la procedura dal passo 20.
16 - ( ) - Togliere la alimentazione.
17 - ( ) - Inserire la 3851 (X_{19}) e X_1 ... X_8 facendo attenzione al verso (la tacca deve corrispondere con la scanalatura sullo zoccolo).
18 - ( ) - Accendere la alimentazione al CHILD 8/BS e alla TTY (telescrivente). Porre la TTY in LINEA.
19 - ( ) - Portare S_2 in posizione DEBUG e premere RESET.
20 - ( ) - Sulla TTY deve comparire un punto interrogativo « ? ».
21 - ( ) - Togliere la alimentazione.
22 - ( ) - Inserire la 3853 (SMI) e X_{20} - X_{27} facendo attenzione al verso.
23 - ( ) - Rendere l'alimentazione e provare il DEBUG come spiegato nel manualetto **F8 Evaluation Kit.**
24 - ( ) - Se non si desidera avere la possibilità di espansione ossia si intende usare la scheda CPU da sola il lavoro è terminato. Diversamente si prosegue.
25 - ( ) - Si inseriscono negli appositi zoccoli X_{11} ... X_{18}.

Come si vede, è possibile eliminare ben otto circuiti integrati che hanno solo la funzione di pilotare il BUS quando si usino più schede.
Tutta la procedura di collaudo suppone che si disponga di una teletype mod. ASR33.
Quando parleremo del ULCT esamineremo anche il modo di effettuare il collaudo in maniera più semplice.

tensioni di alimentazione

integrato	*massa*	$+5\ V_{cc}$	$12\ V_{cc}$
2102	*9*	*10*	
3850	*24*	*3*	*4*
3851A	*18*	*4*	*3*
3853	*20*	*40*	*1*
X_1, X_2, X_5, X_6, X_{11}... X_{18}	*7*	*14*	
X_3, X_4	*8*	*16*	

connessioni al connettore del BUS

Ponendo davanti a noi la scheda CPU con il connettore del BUS (quello più lungo) verso il basso e osservando dal lato dei componenti si numerano i poli da 1 a 44 essendo il n. 1 quello più a sinistra.

1) Massa	16) DB2	31) A3
2) $+16\ V_{cc}$	17) DB1	32) A2
3) CPU READ	18) DB0	33) A1
4) PAGE SELECT	19) A15	34) A0
5) Interrupt Expansion	20) A14	35) WRITE
6) DEBUG	21) A13	36) Φ (PHI)
7) DEBUG	22) A12	37) ROMC4
8) N.C.	23) A11	38) ROMC3
9) INT. REQ.	24) A10	39) ROMC2
10) BUS CONTROLLER	25) A9	40) ROMC1
11) DB7	26) A8	41) ROMC0
12) DB6	27) A7	42) R/W
13) DB5	28) A6	43) RESET
14) DB4	29) A5	44) Massa
15) DB3	30) A4	

connessioni del connettore I/O (sul dietro della scheda CPU, il connettore singolo)

1)	TTY KYBD RETURN	A	+5 V
2)	TTY PNTR RETURN	B	EXTERNAL INT. (SMI)
3)	I/O 13N	C	I/O 03N
4)	I/O 12N	D	I/O 02N
5)	I/O 11N	E	I/O 01N
6)	I/O 10N	F	I/O 00N
7)	I/O 17N	H	I/O 07N
8)	I/O 16N	J	I/O 06N
9)	I/O 15N	K	I/O 05N
10)	TTY serial input	L	I/O 14N
11)	I/O 04N	M	TTY PNTR
12)	TTY serial output	N	+12 V
13)	TTY KYBD	P	I/O 57N
14)	I/O 47N	R	EXTERNAL INT. (PSU)
15)	I/O 40N	S	I/O 50N
16)	I/O 41N	T	I/O 51N
17)	I/O 42N	U	I/O 52N
18)	I/O 43N	V	I/O 53N
19)	I/O 44N	W	I/O 54N
20)	I/O 45N	X	I/O 55N
21)	I/O 46N	Y	I/O 56N
22)		Z	Massa

bibliografia

A GUIDE TO PROGRAMMING F8 - Fairchild S. (oltre 250 pagine, lire 6000). Testo per principianti ed esperti: inizia da cosa è un microprocessore per arrivare alle migliori tecniche di programmazione. Consigliabile anche come testo di carattere generale.
F8 APPLICATION NOTES - Fairchild S. (oltre 70 pagine, lire 1500). Esempi di applicazioni e programmi di uso generale.
F8 APPLICATION NOTES - Fairchild S. (oltre 70 pagine, lire 1500). Esempi di apnenti della famiglia F8 e del modo di usarli.

Per la programmazione in generale:

F. Cesarini, R. Pinzani, F. Pippolini - **Fondamenti di sistemi di elaborazione,** Edizioni ETS, Pisa, 1976.
C. Aguzzi, F. Cesarini, R. Pinzani, G. Soda - **Programmazione e linguaggio Fortran,** Casa editrice Felice Le Monnier.
A. Andronico e altri - **Scienza degli elaboratori,** Zanichelli, Bologna, 1973.

✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ *(FINE)* ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻ ✻

complementi sul CHILD 8 ©

Gianni Becattini

Sollecitato dalle numerose lettere, provvedo a fornire notizie complementari e più approfondite sul funzionamento del microprocessore **F8 Fairchild** in genere e del microcomputer **CHILD 8/BS** [1], da me presentato ai lettori di **cq elettronica**, in particolare.

architettura generale di un sistema a microprocessore

Ricordando anche gli articoli introduttivi [2], osserviamo la figura 1.

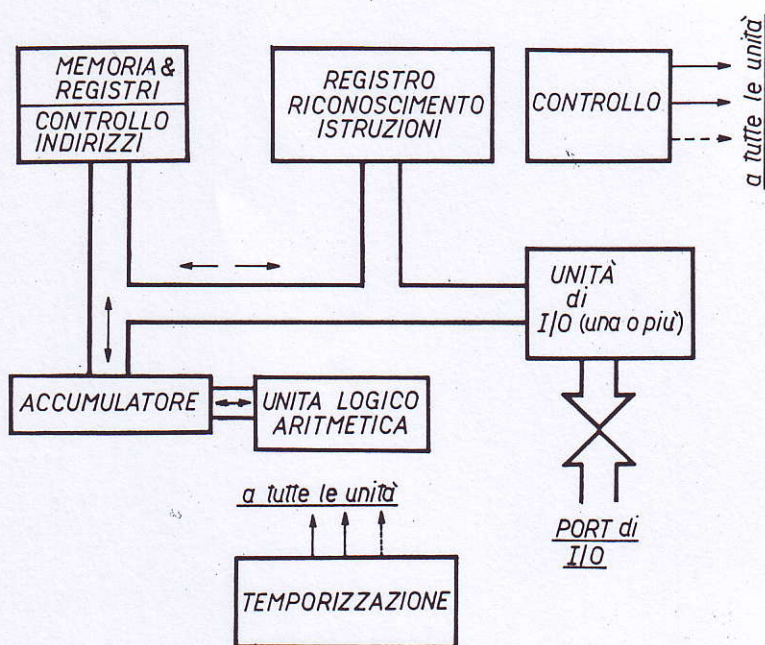



figura 1

Schema a blocchi di un generico sistema a microprocessore.

In essa vediamo lo schema a blocchi di un generico sistema a microprocessore (valido anche per un generico computer); generico in quanto quasi tutti i tipi in commercio ricalcano tale traccia, pur ovviamente realizzando in maniera diversa le varie funzioni. Modelli di marche diverse seguono inoltre una diversa logica nell'inserire i vari « blocchi » all'interno dei singoli circuiti integrati (chip). Conserverò nel seguito l'abitudine di inserire tra parentesi la traduzione inglese di alcuni vocaboli tecnici per aiutare coloro che si accingessero alla lettura della letteratura originale.

L'elemento chiave è quello indicato come CONTROLLO (control), in unione al DECODIFICATORE DI ISTRUZIONI (instructions decoder).

Il CONTROLLO decide, quando è il momento di eseguire una istruzione (per esempio al termine dell'esecuzione di una istruzione precedente), di prelevare dalla memoria il codice dell'istruzione stessa e di porla nel registro DECODIFICATORE DI ISTRUZIONI.

Se il codice è un codice valido (ossia se l'istruzione da eseguire appartiene al set di istruzioni [2] di quel microprocessore), il controllo decide quali operazioni eseguire.

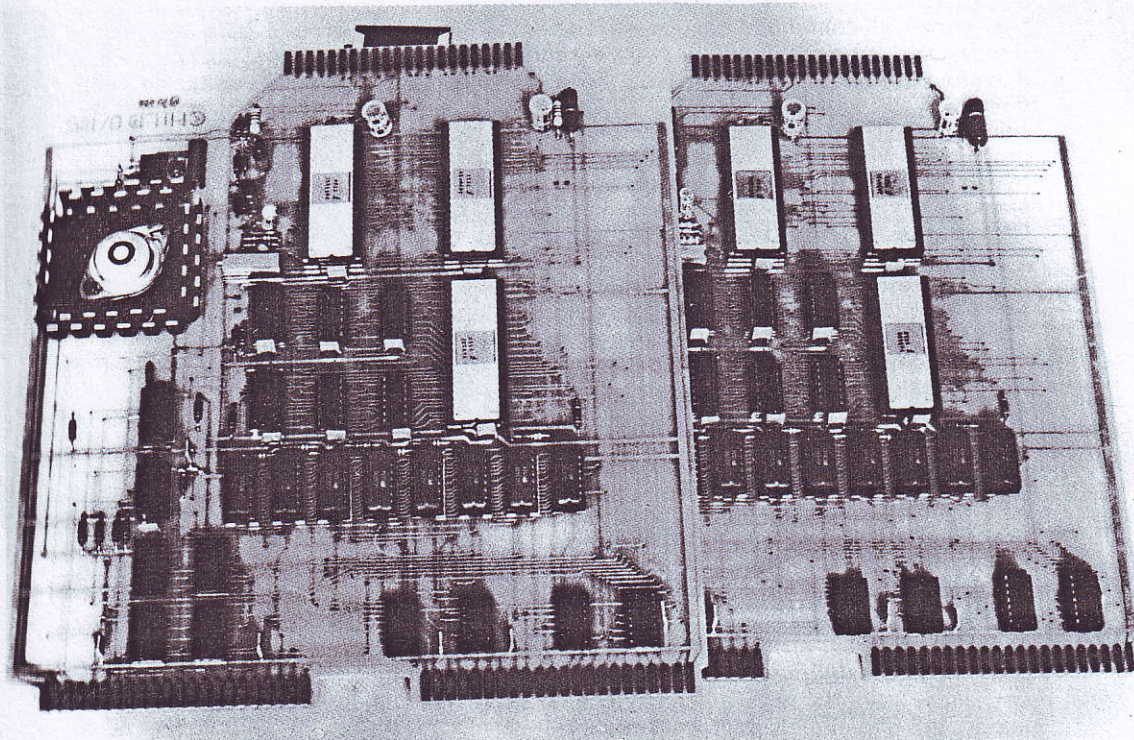



figura 2

Il CHILD 8/BS è stato ormai realizzato in svariati esemplari come testimonia questa foto in cui sono però rappresentati i primi stampati (versione 0.0).

In base a tali operazioni è possibile riconoscere tre grandi categorie di istruzioni:

1) ISTRUZIONI CON RIFERIMENTO ALLA MEMORIA (memory reference instructions) - Fanno parte di questo gruppo anche le istruzioni relative ai registri, ossia a speciali locazioni di memoria RAM [3] su cui si possono eseguire direttamente certe operazioni. Lo F8 dispone di 64 registri chiamati SCRATCHPAD, cioè « scartafaccio », « blocco per appunti ». Vediamo subito una tipica istruzione del F8 come esempio: LRA, 3; significa: Load Register Accumulator with the content of Register number 3, carica il registro accumulatore con il contenuto del registro numero 3. Il registro accumulatore è il registro più importante; su di esso possono essere eseguite tutte le operazioni di cui è capace la Unità Logico Aritmetica (ALU: Arithmetic Logic Unit) del microprocessore ([2], [4]). Il dato, in conseguenza della istruzione ora vista, sotto la supervisione della unità di CONTROLLO, passa dal registro 3 (che rimane inalterato) nell'accumulatore.

2) ISTRUZIONI ARITMETICHE O LOGICHE - Essendo il nome di per sé piuttosto chiaro farò subito un esempio: AS 3; significa: Add Scratchpad register number 3 to the accumulator, cioè somma il contenuto del registro numero 3 dello scratchpad

all'accumulatore. Osservate che quando non si nomini nessun registro si sottintenda sempre quello più importante, ossia l'accumulatore. La ALU, per l'istruzione in oggetto, esegue la somma binaria [4] del contenuto del registro 3 con l'accumulatore. Il risultato finisce nell'accumulatore, mentre il registro 3 rimane inalterato. Il tutto sotto la supervisione della unità di controllo.

3) ISTRUZIONI DI INGRESSO/USCITA (I/O, Input/Output) - Servono per regolare gli scambi di informazioni fra il microprocessore e il mondo esterno, ovviamente tramite i port di I/O ([1], [2], [4]). OUTS 5 vuol dire: Output (Short) the content of accumulator trought the I/O port number 5, fai uscire (istruzione di tipo corto) il contenuto del registro accumulatore attraverso il port numero 5. Il contenuto del registro accumulatore viene trasferito sui piedini del port numero 5. Il contenuto dell'accumulatore non viene alterato mentre come al solito chi coordina le varie operazioni è il CONTROLLO. Vale la pena di spendere qualche parola sulle istruzioni di tipo « corto ». Lo F8, a differenza di altri tipi di microprocessori, dispone di istruzioni di tipo cosiddetto corto (ossia lunghe un solo byte anziché due) per certe operazioni, come l'I/O dai port numero 0 ÷ 15, allo scopo di economizzare lo spazio di memoria [4].
Ovviamente le istruzioni eseguibili non sono tutte quante riconducibili in senso stretto a uno dei tre gruppi precedenti ma la suddivisione effettuata dovrebbe spiegare a sufficienza le interazioni tra i vari blocchi.
Nella figura 1 si noterà inoltre la presenza di una unità detta TEMPORIZZAZIONE (timing) che è collegata a tutti i blocchi. Questa unità è quella che provvede a dare il tempo a tutto il sistema: l'orologio (clock) che sincronizza l'ordinato svolgersi di tutte le operazioni.

la configurazione minima

Come già detto, ogni fabbricante tende a costruire un « suo » sistema, dotato delle proprie caratteristiche, con un certo numero di « chip » che nel loro insieme costituiscono una **famiglia** di componenti.
La tendenza più recente è quella di « inglobare » nel minor numero di integrati il numero massimo di funzioni. Per questo motivo nel valutare una famiglia di microprocessori è d'uso utilizzare, parallelamente ad altri, il parametro CONFIGURAZIONE MINIMA (minimum system) che esprime il minor numero di integrati indispensabili per realizzare un sistema completo.
La figura 3 riporta un diagramma che esprime la configurazione minima di tre importanti famiglie di microprocessori.
Significativo il fatto che il circuito avente minore configurazione minima è anche quello più recente.

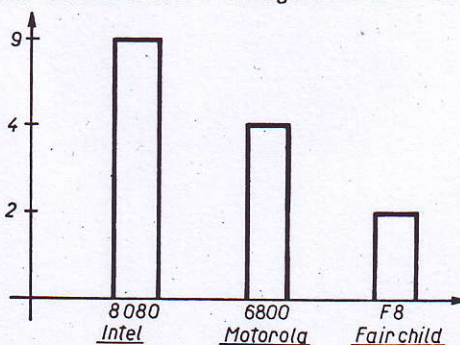



figura 3

Diagramma delle configurazioni minime relative a tre importanti famiglie di microprocessori. La semplicità del sistema F8 lo rende particolarmente idoneo anche a realizzazioni amatoriali.

I componenti della famiglia F8

Vediamo ora come sono stati suddivisi i vari blocchi funzionali nei chips della famiglia F8, per molti aspetti rivoluzionaria nei confronti della tradizione. Informazioni più dettagliate si trovano negli appositi manuali [5], [6].

CPU (3850) - All'interno della unità centrale di elaborazione (CPU, Central Processing Unit) si trovano l'unità di controllo, il decodificatore di istruzioni, il clock, l'accumulatore, i 64 registri dello scratchpad, la ALU (unità logico aritmetica) e due ports di I/O.

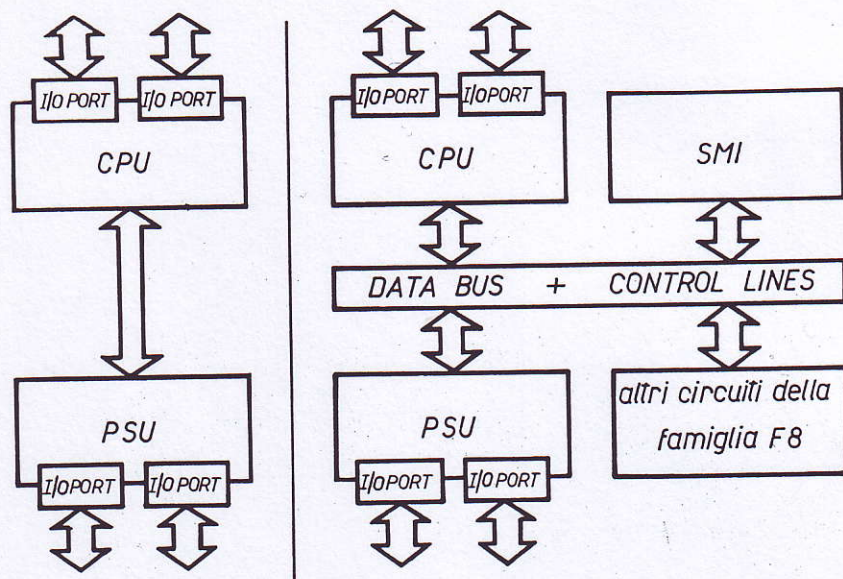



figura 4

Sistema minimo e architettura generale del F8.

Dalla CPU (figura 4) escono le linee provenienti dal CONTROLLO, utili per comandare tutte le altre unità: queste linee (cinque fili) si chiamano ROMC e insieme a qualche altro segnale regolano lo svolgersi delle operazioni in tutto il sistema. Anche i segnali di temporizzazione, WRITE e Φ2 (phi due), sono generati dalla CPU. Si noti che la 3850 non richiede per la generazione di questi segnali alcun circuito esterno come per solito gli altri microprocessori. Sono sufficienti una resistenza e un condensatore oppure un quarzo.
La CPU si connette inoltre con il DATA BUS (otto fili) che costituisce il principale canale di collegamento tra le varie unità. Il Data bus è bidirezionale, nel senso che le informazioni possono sia uscire dalla CPU (CPU pilota) che entrare (CPU in lettura).

PSU (3851) - La PSU (Program Storage Unit, unità per la memorizzazione di programmi) contiene un kilobyte di memoria ROM (ossia programmata all'atto della fabbricazione), due ports di I/O, un timer programmabile. Sarà presto disponibile una nuova PSU da due kilobytes identica alla vecchia « pin-to-pin » (piedino per piedino). La sua sigla sarà **3856.** Per fare programmare la PSU è necessario pagare una certa quota per la fabbricazione delle maschere di fotoincisione e ordinare un quantitativo minimo di oltre duecento pezzi identici tra loro. Questo rende la 3851 praticamente priva di interesse per l'amatore. Assai più importante risulta invece per l'hobbista la 3851-A, una PSU programmata dalla Fairchild con il cosiddetto Fair-Bug [1], [7] il debug utilizzato nel microcomputer CHILD 8/BS. Il Fair-Bug consente di stabilire un contatto diretto col microprocessore senza ricorrere a complicati circuiti per il controllo di pannelli di comando. A una stessa CPU possono essere collegate diverse PSU purché ovviamente si assegni a ciascuna un differente spazio di memoria e differenti numeri dei ports di I/O.

SMI (3853) - La SMI, come dice il nome (Static Memory Interface), serve per interfacciare con il microprocessore la memoria esterna (RAM, pROM, ecc.) di tipo statico [3]. Oltre a provvedere i sedici fili necessari per indirizzare 64 kb di memoria (2^{16} = 65.536 = 64 kb) questa unità dispone anche di una linea di R/W (Read/Write, lettura/scrittura) che serve per controllare l'operazione che viene compiuta [3].

figura 5

Il nuovo contenitore del CHILD con il pannello serigrafato (gli interessati mi scrivano).

ALTRI CIRCUITI F8 - Altri circuiti della serie F8 servono per le funzioni più diverse: abbiamo i chips per l'espansione dell'I/O, per il controllo delle memorie dinamiche, per l'accesso diretto alla memoria (DMA, Direct Memory Access) eccetera.
Poiché per il momento non ne facciamo uso, non mi soffermerò sulla loro descrizione.

architettura del sistema F8

I vari membri della famiglia F8 si collegano quasi in parallelo tra di loro tramite:
- DATA BUS (otto fili);
- CONTROL BUS (cinque fili di ROMC più qualche altra linea di controllo);
- 2 CLOCKS (WRITE e Φ2);
- 2 alimentazioni (+ 5 e + 12 V).

Si osservi che non sono richieste tensioni negative.
La figura 4 riporta lo schema a blocchi della configurazione minima e dello schema generale.

il CHILD 8/BS

L'impostazione del CHILD 8/BS ricalca essenzialmente quella suggerita dalla Fairchild per il Kit N. 1, ma vi apporta delle migliorie che ritengo veramente determinanti ai fini della flessibilità di impiego e della possibilità di espansione.

In figura 6 ne potete vedere lo schema a blocchi.

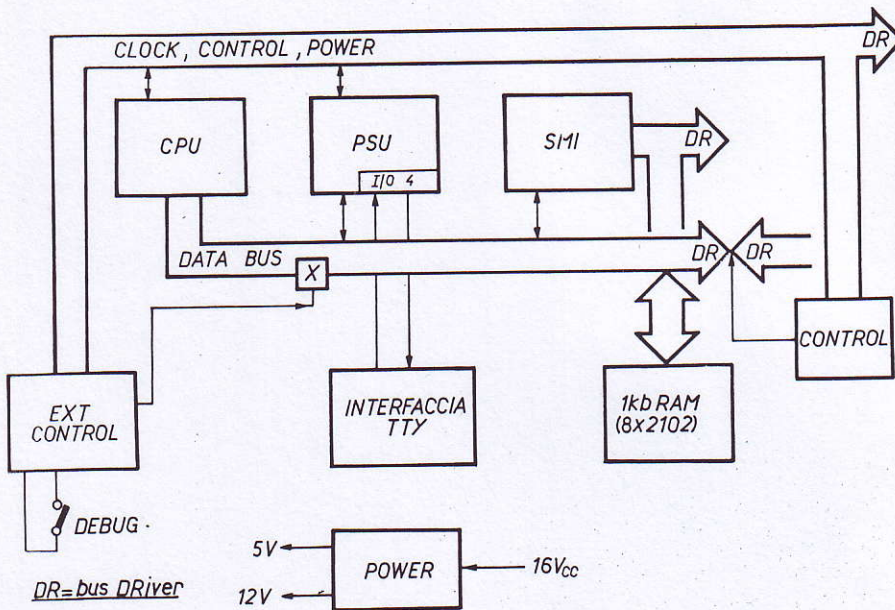



figura 6

Schema a blocchi del CHILD 8/BS.

La CPU costituisce come ovvio il « cervello » di tutto il sistema mentre i clocks e il control bus regolano il funzionamento di tutto il circuito. La PSU mette a disposizione un kilobyte di memoria ROM (Fair-Bug) con indirizzo H'8000' - H'83FF' (D'32768' - D'33792'). Ricordo che la scrittura H' ' esprime numeri esadecimali, mentre D' ' numeri decimali. Inoltre la PSU fornisce due ports di I/O, numerati 4 e 5 che si aggiungono allo 0 e al 1 presenti sulla CPU, un livello di interrupt (quello a priorità maggiore) e un timer programmabile. Per il momento, chi non sa niente sull'interrupt e sui timers programmabili non si preoccupi; vedrò di tornare in futuro sull'argomento per colmare la lacuna. Per la comprensione dei concetti che seguiranno sul funzionamento del CHILD 8/BS tali principi non sono comunque per ora necessari. Sul port numero 4 è collegata l'interfaccia per la telescrivente ASCII 7+1+3 bits per velocità di 110-300 baud [8].
La tabella 1 riporta le principali caratteristiche di alcune delle subroutines (sottoprogrammi, ossia programmi di servizio richiamabili da altri programmi detti principali) contenute sulla PSU e assai utili in pratica.

tabella 1

Alcune delle utilissime subroutines di I/O presenti nella ROM 3851-A, usabili anche da parte dell'utente.

nome simbolico	*indirizzo esadecimale*	*funzione*
TTYI	83AD	accetta un carattere ASCII dalla tastiera e pone il suo codice nell'accumulatore
TTYO	83E5	provoca la stampa sulla telescrivente del carattere ASCII il cui codice esadecimale si trova nel registro numero 1
TTCR	83D6	fa tornare a capo e a nuova riga il carrello della telescrivente

Il Fair-Bug dispone anche di programmi per il controllo di una periferica veloce con uscita parallela a 8 bits come un lettore ottico di nastro perforato.
La SMI, infine, consente di collegare memoria esterna di tipo statico oltre a disporre di un livello di interrupt (il più basso) e di un timer programmabile che si aggiunge a quello presente sulla PSU. Sulla scheda CPU del CHILD si trova inoltre un kilobyte di memoria RAM (otto integrati 2102-2).
Abbiamo poi il circuito indicato in figura 6 come DEBUG il cui scopo è quello di regolare il funzionamento perché alla pressione del tasto RESET sul pannello di comando l'esecuzione possa procedere o dalla locazione H'0000' oppure dalla H'8080' (inizio Fair-Bug).
Infine ci sono i dispositivi per il pilotaggio delle linee esterne che escono dal connettore per fornire loro la potenza necessaria a pilotare altre schede. Il data bus, in particolare, essendo bidirzionale, richiede anche dei circuiti che stabiliscano, in funzione di certi segnali, la direzione del flusso di informazioni.

descrizione dettagliata del funzionamento del CHILD 8/BS

Osserviamo lo schema elettrico semplificato di figura 7.

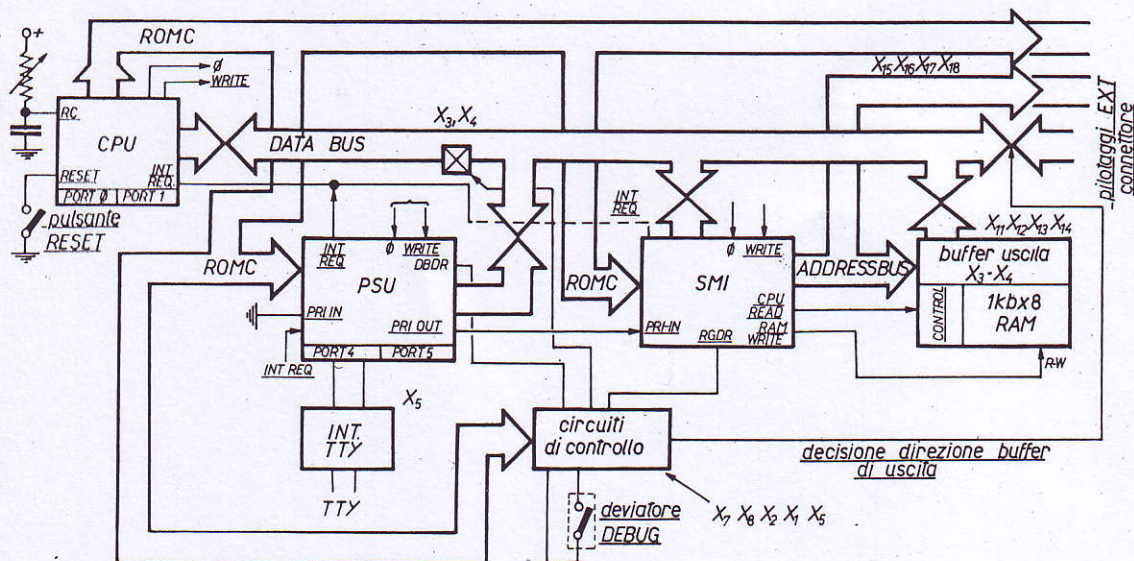



figura 7

Schema elettrico semplificato del CHILD 8/BS.

Il clock è realizzato tramite un gruppo RC sulla CPU; variando il valore della resistenza variabile si può modificare la frequenza di oscillazione nel rango 1 MHz ÷ 2 MHz. Il pulsante RESET è collegato all'omonimo piedino della CPU che posto a massa fa proseguire l'esecuzione dalla locazione H'0000' o H'8080'.
Le linee dei clocks, del control bus e dei sette bits meno significativi del data bus raggiungono direttamente i vari blocchi mentre quella corrispondente al bit più significativo (DB7) del data bus attraversa un particolare dispositivo, realizzato con due buffer di X_3 e X_4, che permette di far iniziare, al momento opportuno, l'esecuzione del Fair-Bug. Quando si preme RESET la CPU trasmette alle PSU o alla SMI l'indirizzo H'0000' per informarle di quale istruzione deve essere eseguita. Tale trasmissione avviene necessariamente in due tempi in quanto essendo l'indirizzo da trasmettere di sedici bits e il data bus composto solo da otto fili, non sarebbe possibile fare diversamente.
Quando vogliamo entrare in Fair-Bug bisognerà alterare il bit più significativo del data bus, al momento opportuno, forzandolo nello stato di « 1 » (alto). In questo modo in ciascuno dei due tempi anziché 0000 0000 verrà trasmesso 1000 1000 che è appunto il numero esadecimale H'8080'. L'esecuzione ripartirà così dalla

locazione H'8080' in cui ha inizio il Fair-Bug e non dalla H'0000'. Il momento opportuno in cui procedere alla suddetta « alterazione » viene determinato decodificando opportunamente lo stato delle ROMC. A ciò provvedono X_1, X_2 e una parte di X_5.
Alla CPU giunge una linea, detta INTERRUPT REQUEST che si trova normalmente a livello alto (+ 5 V). Le unità che richiedono un interrupt, PSU o SMI, portano a zero questa linea, su richiesta, a loro volta, di una unità esterna o di un timer.
La PSU, collegata ai soliti bus, dispone di un segnale di uscita detto DBDR (Data Bus DRiver) che, insieme ad altri segnali come il REGDR (REGister DRiver) della CPU viene usato per controllare la direzione dei dati sul driver bidirezionale del data bus costituito da X_{11}, X_{12}, X_{13}, X_{14}. Su comando di X_7 e X_8 viene, a seconda dei casi, abilitato il bus driver di uscita o quello di entrata.
Una linea di nome EXT INT (external interrupt, interruzione esterna) viene usata per richiedere l'interrupt alla SMI o alla PSU le quali, a loro volta, provvedono a presentare la richiesta stessa alla CPU tramite la linea INTERRUPT REQUEST.
La SMI controlla la memoria RAM. Le otto 2102 presenti sulla scheda dispongono sulle uscite di un buffer a tre stati, una specie di « cancelletto » che viene per così dire « aperto » quando si verificano contemporaneamente le seguenti tre situazioni:
1) L'indirizzo di memoria richiesto appartiene alla pagina di memoria della scheda, ossia l'indirizzo appartiene all'intervallo H'0000' - H'03FF' (D'0' - D'1024').
2) Si debba effettuare una operazione di lettura.
3) Sia abilitata la linea CPU READ che informa che la CPU sta attendendo dati sul data bus.
La decodifica degli indirizzi sulla scheda viene effettuata dall'integrato X_6.
Tutte quante le linee in uscita sul connettore del bus sono dotate di buffer (carico max: 20 TTL standard) tranne la linea CPU READ (carico max: 9 TTL standard).

RICREAZIONE

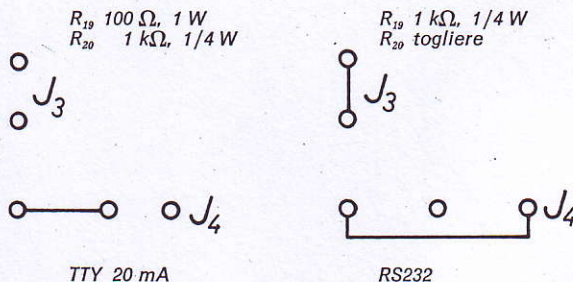
Dopo avervi fornito sufficienti argomenti per portare il cervello alla temperatura di ebollizione (90°, come l'angolo retto), vi concedo cinque minuti di ricreazione e ne approfitto per fare quattro chiacchiere.
Non riterrei vantaggioso per il momento dedicare altro spazio ai complementi teorici; la letteratura Fairchild non è avara di spiegazioni, per giunta redatte in forma piuttosto chiara. Pare che il « Programming Guide » sia stato scritto da un cinese; contrariamente a quanto si pensa, i cinesi, forse abituati alle difficoltà della loro lingua madre, riescono a scrivere in modo molto chiaro e comprensibile come hanno potuto osservare coloro che tale libro se lo sono già letto.
La parte rimanente del presente articolo è dedicata a fornire una serie di notizie di ordine pratico sul CHILD 8/BS che dovrebbero risultare molto utili per coloro che meditassero l'idea della autocostruzione. E' chiaro che lo spazio in rivista risente necessariamente della presenza di altri argomenti non certo meno interessanti e di pubblico certamente più vasto; cerco comunque di fare del mio meglio per accontentare tutte le richieste. Ricordo a coloro che non lo sapessero che iscrivendosi al F8 USERS GROUP si ha diritto a ricevere gratuitamente HOB-BIT, il nostro bollettino pieno di notizie utili.
Adesso la ricreazione è finita e si torna in classe.

funzione dei ponticelli (jumpers)

Un jumper o ponticello è un pezzetto di filo che può essere facilmente saldato o dissaldato su una scheda allo scopo di effettuare certe predisposizioni. Sulla scheda CPU del CHILD 8/BS ve ne sono quattro aventi le seguenti funzioni:
j1 - Serve per abilitare permanentemente la memoria sulla scheda a scopo di prova. Normalmente deve stare disinserito (nessun filo). Inserendo il ponticello si deve togliere X_6 per non cortocircuitarne l'uscita.
j2 - Serve per espandere ulteriormente i livelli di interrupts usando altre schede. Normalmente, per l'uso della scheda CPU da sola, deve stare inserito, ma non è necessario effettuare alcuna saldatura in quanto esiste già sullo stampato sotto forma di una stretta pista (che deve essere tagliata per disinserirlo).

j3 - Serve per selezionare il tipo di interfaccia: 20 mA oppure EIA RS-232. Lo standard da me prescelto è il primo e non sono necessarie modifiche di sorta. Volendo usare il secondo bisogna cambiare anche alcuni componenti come spiegato in tabella 2.

tabella 2

Le modifiche necessarie a trasformare l'interfaccia da 20 mA loop di corrente a EIA RS-232.

j4 - Serve per negare il segnale di ingresso in dipendenza del tipo di periferica usata nell'interfaccia della telescrivente. Come visibile nello schema di pagina 1207 del numero 7/76, funge in pratica da deviatore. Come gli altri, nel funzionamento normale non deve essere alterato.
Sul nuovo circuito stampato da me fornito (versione 0.1) l'ubicazione dei jumpers è chiaramente indicata con sigle j1, j2... fotoincise.

selezione della velocità della telescrivente usata

A seconda del tipo di periferica usata come telescrivente è possibile variare la velocità di ricezione/trasmissione. A tale scopo si utilizzano i bits 1 e 2 del port numero 4. Il Fair-Bug, ogni qual volta venga inizializzato, esamina lo stato di tali piedini e si adatta automaticamente alla velocità richiesta.
Per una completa comprensione delle opzioni selezionabili tramite i due bits di ingresso suddetti, il lettore può rifarsi alla bibliografia [7]; per il momento sarà sufficiente la seguente tabellina:

velocità 110 baud: bit n. 1 = + 5 V	bit n. 2 = + 5 V
velocità 300 baud: bit n. 1 = 0 V (massa)	bit n. 2 = + 5 V

Per scegliere l'una o l'altra velocità basta quindi collegare con dei pezzetti di filo i contatti del connettore di I/O come dalla suddetta tabella.
Per la scheda CPU sono richiesti circa 800 mA a 16 V non regolati ma, per coprire tutte le possibili situazioni, è bene prevedere almeno 1,5 A. La tensione non regolata di alimentazione non deve **mai** scendere sotto i 15 V per garantire corretti valori del + 12 V. Se si fa invece uso di un ventilatore per raffreddare i radiatori tale tensione potrà essere superiore di qualche volt. Vorrei sottolineare l'importanza, ai fini delle riduzioni dei rumori e della potenza dissipata, della stabilizzazione « on board », ossia sulla scheda stessa. A questa tecnica si attengono ormai, per i suoi notevoli vantaggi, quasi tutti i costruttori di apparecchiature professionali. Anche per l'amatore è senza dubbio vantaggioso disporre sempre della alimentazione « su misura », senza dover costruire un grosso alimentatore che non sempre verrebbe utilizzato.
Invito tutti gli interessati a **non** costruire contenitori « propri » per il CHILD: in un apposito articolo ve ne presenterò uno dotato di tutti gli accorgimenti che mi sono stati suggeriti dalla esperienza.

descrizione dettagliata del connettore del bus

Penso che possa essere interessante osservare singolarmente la funzione di ogni linea del connettore del bus. Ricordo che i piedini si contano da sinistra verso destra disponendo la scheda con il connettore di I/O in alto e con i componenti

a faccia in su. Anche il numero dei piedini estremi è comunque riportato sulla incisione del circuito stampato. I contatti avvengono tutti sulla faccia inferiore (lato saldatura).

1 - MASSA.
2 - Alimentazione + 16 V non regolati.
3 - CPU READ indica, andando nello stato alto (« 1 »), che la CPU attende un dato sul data bus (linea in USCITA).
4 - PAGE SELECT (INGRESSO). La linea PAGE SELECT si trova normalmente nello stato alto (+ 5 V) e deve essere portata a livello basso (massa) da una eventuale scheda di memoria esterna quando si faccia riferimento a una cella appartenente allo spazio di memoria della medesima.
5 - INTERRUPT EXPANSION (INGRESSO). Serve per aggiungere altri livelli di interrupt quando si usino schede accessorie per la espansione dell'I/O. Il jumper J2 in tale circostanza deve essere tagliato come spiegato nell'apposito paragrafo (vedi sopra).
6 - 7 - DEBUG. Devono essere collegati all'interruttore che, chiuso, serve per entrare in Fair-Bug alla pressione del tasto RESET.
8 - Alimentazione —16 V non regolati. Questa linea non viene utilizzata dalla scheda CPU ma viene prevista per futuri usi.
9 - REQUEST (INGRESSO). Anche questa linea, direttamente connessa al piedino INTERRUPT REQUEST della CPU, serve alla espansione dei livelli di interrupt.
10 - BUS CONTROLLER (INGRESSO). Serve per aggiungere altre PSU esterne, ai cui piedini DBDR deve essere collegato per governare il bus driver bidirezionale del data bus.
11 ÷ 18 - DB7 ÷ DB0 (BIDIREZIONALI) data bus.
19 ÷ 34 - A15 ÷ A0 (USCITE) address bus (bus degli indirizzi) da collegare alla memoria esterna.
35 - WRITE (USCITA). Prima linea di clock.
36 - Φ2 (si legge « fi due ») (USCITA). Seconda linea di clock.
37 ÷ 41 - ROMC4 ÷ ROMC0 (USCITE). Bus di controllo da collegare agli elementi esterni della serie F8.
42 - R/W (USCITA). Quando si porta nello stato basso indica alla memoria una operazione di scrittura [3].
43 - RESET (INGRESSO). E' collegato direttamente all'omonimo piedino della CPU e deve essere connesso con un pulsante normalmente aperto verso massa.
44 - MASSA.

connettore di I/O

I pins dei ports di I/O sono indicati nella tabella di pagina 1333 del n. 8/76 di **cq elettronica** con una sigla composta dal numero del port seguito dal numero del bit e dalla lettera N. Ad esempio, con I/O 47N si indica il bit 7 del port 4. I suddetti pins presentano il dato **negato,** ossia se l'accumulatore contiene per esempio H'00' e si procede a una operazione di **out,** i piedini del port interessato si portano tutti nello stato di « 1 » (H'FF').
L'interfaccia per la telescrivente si trova sulla scheda CPU del CHILD 8/BS come un circuito completamente separato allo scopo di non impedire un uso del port numero 4 diverso da quello previsto. Per inserire l'interfaccia si dovranno eseguire i collegamenti indicati in figura 8.

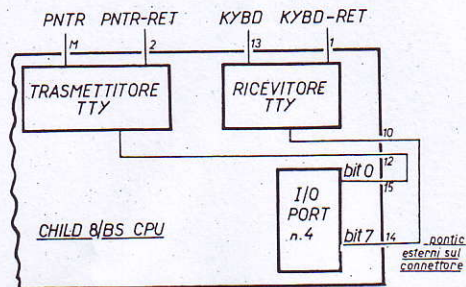



figura 8

Collegamenti della interfaccia TTY presente sulla scheda CPU.

Nota: tutti i numeri si riferiscono al connettore di I/O.

Il modo di connessione della telescrivente ASCII ASR33 è chiaramente spiegato in [7]; negli articoli futuri sulle periferiche da me presentate si descriverà ovviamente anche la tecnica di interconnessione.
Le linee EXT INT della PSU o della SMI servono per la richiesta dell'interrupt da parte delle unità periferiche e devono essere portate, in tal caso, a livello basso (massa).

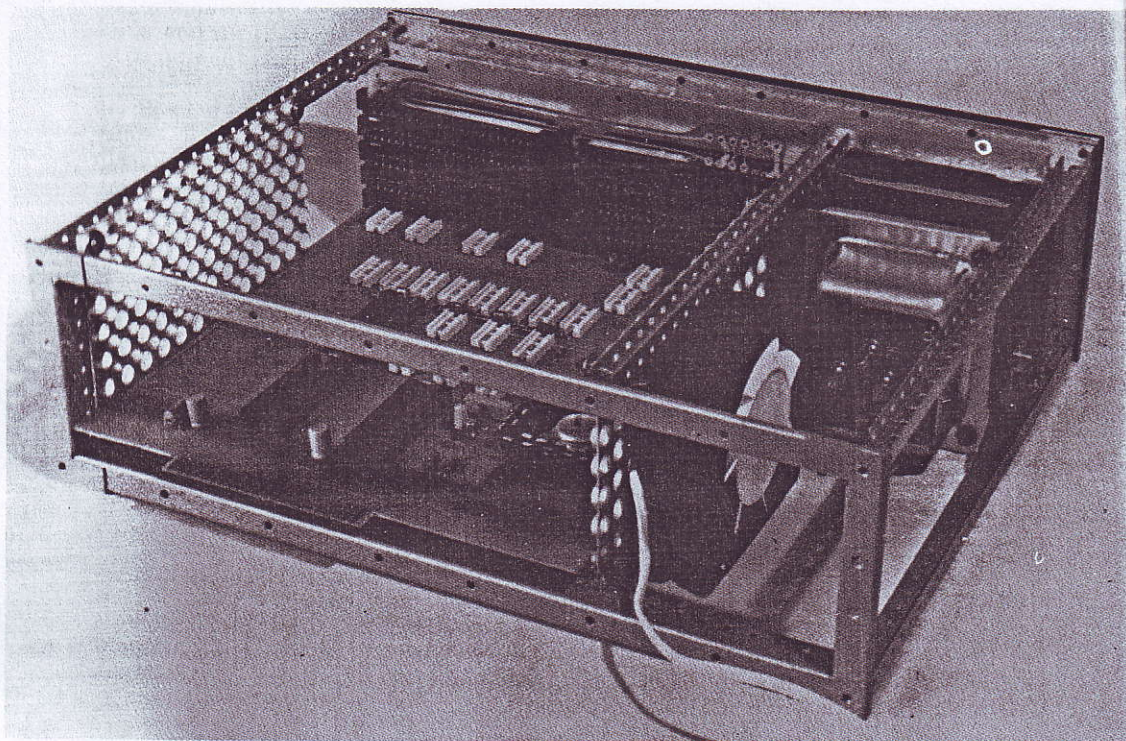



figura 9

Il bus a cinque ports permette di espandere facilmente il CHILD 8/BS.

Le alimentazioni stabilizzate sono disponibili sul connettore di I/O per servire qualche circuito esterno, ovviamente tenendo presenti i limiti di dissipazione degli integrati (peraltro autoprotetti in corrente e temperatura).

errata corrige

Come è chiaro, è impossibile presentare un progetto delle dimensioni del CHILD 8/BS senza incorrere in qualche svista, alcune originate da me e altre dalla pubblicazione. Provvedo quindi alla seguente errata corrige aggiornata alla data di pubblicazione.
Pagina 1002: si parla di codice ASCII a 11 bits; questo è inesatto in quanto il codice ASCII è composto da soli 7 bits cui poi si aggiungono 1 bit di start, 2 di stop e 1 di parità (totale 11 bits) [8].
Schema elettrico di pagina 1207: la porta da cui esce la linea CPU READ indicata come X_7 è in realtà X_8. La porta da cui esce la linea « D » indicata come X_{11} è in realtà X_2. La porta la cui uscita è collegata al pin 15 di X_3 disegnata come NOR doveva essere di tipo AND. Subito a sinistra della SMI sulla linea INT REQ c'è

un pallino bianco (che altrove indica un contatto di connettore) anziché nero (intersezione tra due linee). L'ingresso BC (Bus Controller) sui pins 1 e 2 di X_8 è indicato come BC10. In realtà il 10 doveva essere scritto un po' più piccolo per far capire che lì è il contatto del connettore (manca anche il pallino bianco). La linea READ CPU deve ovviamente essere intesa come CPU READ. Le linee della SMI ROMC 37, 38, 39 sono invece 17, 18, 19.
Nello schema a pagina 1207 (quello in alto): sopra il jumper j1 (che doveva essere tratteggiato perché normalmente è aperto) c'è un filo che punta verso sinistra senza motivo apparente: alla sua estremità manca una freccia e la lettera « C ». L'integrato X_6 disegnato come NOR è invece un OR (4075 come indicato nella lista componenti).
Pagine 1328-29: il circuito stampato raffigurato è stato ormai superato da una versione leggermente differente nei dettagli. Sono state allargate le piazzole di saldatura, sono state aggiunte scritte esplicative fotoincise sul rame ed è stato eliminato il WIRE JUMP di pagina 1330 (schema di montaggio).
Pagina 1333: nella bibliografia è avvenuto uno svarione; al penultimo rigo si legga: **F8 DATA BOOK** - Fairchild S. (lire 3000): descrizione dei componenti della famiglia F8 e del modo di usarli.
Nota: è indispensabile aggiungere un condensatore C_6 da 4,7 μF negli appositi fori previsti sullo stampato in prossimità della aletta del 78H05 tra la massa e la grossa pista del + 16 V.

ultime raccomandazioni per il montaggio

Chi non trovasse un C_5 sufficientemente piccolo può sostituirlo con un 100 μF (stessa tensione di lavoro). I connettori a ventidue poli per il bus non devono provocare falsi contatti. Acquistandoli nel surplus è bene verificarli accuratamente ed eventualmente restringere un po' le mollette. Chi riuscisse a reperirli farà bene a usare i resistori Allen Bradley 1/4 W fascia gialla, se non altro per l'aspetto che ne guadagna...

conclusione

Questo dovrebbe essere sufficiente a rispondere alle numerose domande che mi sono state rivolte.
Ricordo ancora le seguenti cose:

1) Scrivetemi pure anche lunghe lettere ma a macchina o in buona grafia.
2) Cercate di porre domande di interesse generale e redigetele in forma chiara e concisa, meglio su un foglio separato.
3) Non inviate cartoline o lettere tassate (Grrr...).
4) I soci del F8 U.G. non dimentichino **mai** di citare il loro numero di codice e possibilmente accludano o ricopino la targhetta (in cui detto numero compare) che serve da indirizzo per la spedizione di HOB-BIT.

Vi saluto ricordando il mio indirizzo: Gianni Becattini - F8 USERS GROUP - via Masaccio 37 - 50132 FIRENZE.

bibliografia

[1] - Becattini G., Il CHILD 8/BS, **cq elettronica** n.ri 6, 7, 8/76.
[2] - Becattini G., Boarino C., Cosa sono e come si usano i microprocessori, **cq elettronica** n.ri 4, 5/76.
[3] - Becattini G., Le memorie, **cq elettronica,** di prossima pubblicazione.
[4] - A Guide to programming F8 microprocessor, Fairchild S.
[5] - F8 Data Book, Fairchild S.
[6] - F8 Application Notes, Fairchild S.
[7] - User's manual F8 design evaluation kit number one, revision A, june 27, 1975, Fairchild S.
[8] - Becattini G., Il problema della telescrivente, **cq elettronica,** di prossima pubblicazione.

```
SUBROUTINE "TGO"
================

SERVE PER STAMPARE UN CARATTERE CODIFICATO MP SU TELESCRIVENTE 5 BITS
IN CODICE BAUDOT ALLA VELOCITA' DI 45,45 BAUD.

-IL CARATTERE DA TRASMETTERE DEVE ESSERE POSTO IN R1
-LA SUBROUTINE NON CONTIENE INDIRIZZI ASSOLUTI ED E' RILOCABILE
-IL CONTROLLO FIGS/LTRS E' AUTOMATICO
-SUBROUTINESCHIAMATE: NESSUNA

REGISTRI USATI:
R1-CARATTERE DA STAMPARE
R2-POSIZIONE DEL RULLO:H'80'=FIGS, H'00'=LTRS
R3-BIT COUNTER, PER LA CONVERSIONE PARALLELO/SERIE. INIZ=8
R4-USO INTERNO
R5-CARATTERE IN USCITA SUCC.SHIFTATO

USCITA:
R1-INALTERATO
R2-POSIZIONE DEL RULLO
R3-0
R4-0
R5-H'FF'
```

tabella 2

La subroutine TGO.
Questa subroutine è totalmente rilocabile, ossia può essere inserita in qualunque area della memoria.
L'uscita per la TTY avviene dal bit 0 del port n. 5.
E' riportato anche il codice MP-5 per il Baudot. Per far stampare il carattere desiderato si deve mettere il codice MP-5 e successivamente chiamare la TGO nel registro 1.

```
LIST OGGETTO:

M0200=1A 41 21 80 54 E2 94 09
M0208=41 22 80 55 70 54 90 15
M0210=44 25 80 94 08 52 7F 54
M0218=20 F6 90 08 52 7F 54 20
M0220=FE 28 2B 55 78 53 B1 20
M0228=10 BB BB BB BB BB BB BB
M0230=BB BB 24 01 94 FA 45 12
M0238=55 33 94 EB 44 25 0F 84
M0240=C8 1C 1C 7D 7D 7F 7F 7D

PORT DI I/O USATO:
=================
VIENE UTILIZZATO SOLTANTO IL BIT0 DEL PORT #1. L'ISTRUZIONE DI USCITA E'
NELLA LOCAZIONE H'22C' (PER ORIGINE IN H'200').
CODICE MP PER CARATTERI BAUDOT
===============================

IL PRESENTE CODICE SERVE PER LA RAPPRESENTAZIONE DI CARATTERI BAUDOT.

-IL BIT PIU' SIGNIFICATIVO INDICA LA POSIZIONE DEL RULLO.
-SE E' 0 = LTRS
-SE E' 1 = FIGS
-I CARATTERI DI CONTROLLO POSSONO ESSERE USATI INDIFFERENTEMENTE COME
 FIGS O LTRS. LA RAPPRESENTAZIONE DEL CODICE E' IN ESADECIMALE

A - 46  Q - 6E  0 - EC   - - C6   , - D8
B - 72  R - 54  1 - EE   ? - F2   ; - FC
C - 5C  S - 4A  2 - E6   : - DC   / - FA
D - 52  T - 60  3 - C2   $ - D2   " - E2
E - 42  U - 4E  4 - D4   ! - DA
F - 5A  V - 7C  5 - E0   & - F4   STOP - E8
G - 74  W - 66  6 - EA   ' - D6   BELL - CA
H - 68  X - 7A  7 - CE   ( - DE
I - 4C  Y - 6A  8 - CC   ) - E4
J - 56  Z - 62  9 - F0   . - F8
K - 5E
L - 64  BLANK - 40  (FIGS: C0)
M - 78  LFEED - 44         C4
N - 58  SPACE - 48         C8
O - 70  CARRE - 50         D0
P - 6C
```

F8 USERS GROUP

Il primo club italiano di appassionati di microcomputer

In risposta alle numerosissime lettere di appassionati che hanno scritto alla rivista circa l'argomento **microprocessori,** la **IATG** ha deciso di dare vita a un Gruppo che associ gli hobbisti μp, e che abbia lo scopo di facilitare al massimo gli scambi di informazioni e di materiali tra di essi.

Succede assai spesso che più persone si occupino dello stesso problema giungendo per giunta a risultati simili: per evitare questo spreco di risorse sorge oggi questo Gruppo di utenti del CHILD 8/BS, il sistema di microprocessor che sta avendo tanto successo tra i lettori. Questa associazione si chiamerà **F8 Users Group** (Gruppo degli utenti del F8).

Associazioni come questa negli Stati Uniti ve ne sono già un centinaio, dove l'hobby del microcomputer sta toccando dei records incredibili per il gran numero di persone che vi si dedicano.

Per partecipare a questo programma non ci sono formalità di sorta; la quota di iscrizione alla IATG dà diritto a ricevere periodicamente la lista dei programmi, dei progetti e dei servizi di cui dispone il Gruppo. Ognuno potrà poi richiedere ciò che gli interessa al solo prezzo della stampa e della carta. Tutti coloro che invieranno materiale utile (programmi, progetti, idee, ecc.) riceveranno l'iscrizione gratuita e, quando continuino a collaborare, piccoli premi.

Molto presto lo Users Group potrà offrire ai soci interessanti servizi come la programmazione delle PROM, la perforazione di nastri, o la registrazione su cassette.

Sempre tra gli obiettivi del Gruppo c'è poi l'unificazione delle norme per lo scambio dei programmi tra gli amatori, per la standardizzazione delle interfaccie, ecc.

Inoltre, tramite lo Users Group si cercherà di ottenere particolari facilitazioni nell'acquisto di materiali, periferiche, ecc. e si terranno informati i soci di quanto associazioni simili stanno già facendo all'estero.

Curatore dello **Users Group** è stato nominato **Gianni Becattini** - via Masaccio 37 - FIRENZE al quale tutti possono rivolgersi.

Scrivete numerosi: inviate le vostre idee, i vostri suggerimenti, le vostre critiche.

Molto materiale è in arrivo e presto comunicheremo la prima lista di ciò che è disponibile insieme ai nomi delle persone che l'hanno procurato. *******

AVANTI con **cq elettronica**

Presentiamo
il **KIT 8** prezzo imbattibile!

La maggior parte dei « kit » commerciali ha solo lo scopo di far conoscere in linea generale un determinato tipo di microprocessore. Quando l'utente desidera passare a qualche applicazione o ospandere le prestazioni del suo sistema, allora si rende conto che per entrare in possesso del « vero » microcomputer deve orientarsi verso l'acquisto di un sistema totalmente nuovo ed in genere molto più costoso.
A ciò si aggiunga il fatto che troppo spesso i kit acquistati rimangono a lungo inutilizzati, per mancanza di periferiche o di qualche accessorio. Alla fine l'utente, scoraggiato, abbandona un campo che potrebbe per lui essere assai ricco di soddisfazioni.
Il KIT 8 non è un giocattolo. Il KIT 8 è al tempo stesso un sistema COMPLETAMENTE AUTO-SUFFICIENTE che può essere usato da chiunque grazie anche all'esauriente manuale in LINGUA ITALIANA e, contemporaneamente, è la base di un potente e collaudato microcomputer che nel tempo successivo potrà essere facilmente espanso e dotato di ogni tipo di periferiche.

Il KIT 8 comprende:

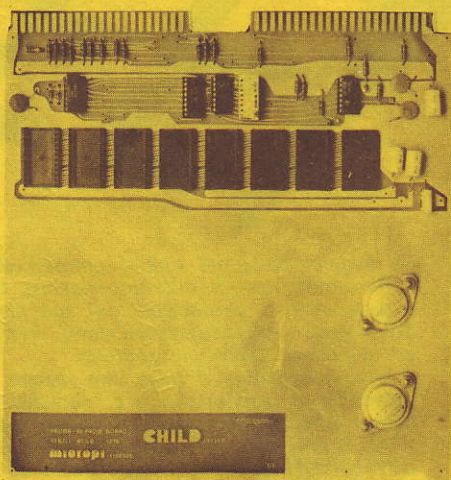
- **1 scheda CPU CHILD 8/BS vers. 2 con clock a quarzo, 1K RAM, 1K ROM**
- **1 scheda PROMB da 4K PROM senza memorie . . . .**
- **1 chip di memoria ROM per detta con il programma POCKET per la gestione del miniterminale 7SPC . . . .**
- **1 kit di integrati per l'espansione della CPU . . . .**
- **1 scheda di circuito stampato 5BS per realizzare un bus in grado di ospitare fino a 5 schede della famiglia CHILD . . . .**
- **4 connettori per detto . . . .**
- **1 miniterminale 7SPC completo di display esadecimale ad 8 cifre, cavo di collegamento, connettore, montato e collaudato . . . .**
- **1 manuale KIT 8 in lingua italiana . . . .**
- **1 User's Guide . . . .**
- **1 Programming Manual . . . .**
- **1 libro dell' F8 in lingua italiana . . . .**
- **1 RPN/8 manuale in lingua italiana . . . .**
- **1 CHILD: un sistema di sviluppo per la didattica dei microprocessori in lingua italiana . . . .**
- **1 Kit 1 manual . . . .**

Dal terminale 7SPC è possibile creare, eseguire, correggere i programmi. Nella scheda PROMB si possono inserire, negli appositi zoccoli, altre prom con programmi già fatti che forniremo in futuro. E' possibile senza alcuna modifica collegare un terminale convenzionale, come una telescrivente, un video converter ecc.
In caso di necessità il ns. servizio tecnico è in grado di assicurarvi tutta l'assistenza di cui avete bisogno per montare, collaudare, riparare i vostri kit.

Sistemi di elaborazione · Microprocessori · via Montebello, 3-a/rosso · tel. (055) 219143 · 50123 FIRENZE

PROMB

4K P/ROM board

- ★ *Basso costo*
- ★ *Aggiunge fino a 4K di memoria PROM/ROM ai sistemi CHILD*
- ★ *Conserva le informazioni anche in assenza di alimentazione*
- ★ *Switches per la selezione dell'indirizzo base della scheda*
- ★ *Stabilizzazione delle tensioni on-board*
- ★ *Permette di usare programmi forniti su PROM*

La scheda PROMB (Programmable Read Only Memory Board) provvede fino a 4K bytes di memoria non volatile. È stata progettata per quei programmi che devono essere conservati anche quando l'alimentazione venga a mancare al microcomputer.

La PROMB può ospitare fino ad 8 memorie 93448 da 512 bytes cadauna. Può essere usata nella configurazione minima (una sola prom inserita nello zoccolo) o nella massima (8 prom inserite negli zoccoli) o in qualunque altra combinazione. Modificando la posizione di appositi switches è possibile modificare l'indirizzo base di 4K in 4K su tutto il campo dei possibili 64K. Le memorie usate, di tipo molto veloce, permettono un ottimo funzionamento del sistema. Due integrati 7805 provvedono l'alimentazione direttamente sulla scheda per un ottima immunità al rumore e sono inoltre protetti in corrente ed in temperatura.

Caratteristiche:
- Capacità di memoria: 4096 locazioni
- Tipo di memoria utilizzata: 93448 od equivalenti (512x8 bipolare)
- Tempo di accesso: 50 nS
- Posti scheda occupati: 1
- Dimensioni: cm. 22,6x24,9
- Alimentazione: + 16V_{cc} non regolati.

SISTEMI DI ELABORAZIONE - MICROPROCESSORI
VIA MONTEBELLO, 3 - 3a rosso
TEL. 055 / 219.143 — 50123 FIRENZE